

エキシマレーザを用いた巨大結晶粒 Si 薄膜の形成

松村 正 清

東京工業大学工学部電気電子工学科 ㊄ 152-8550 東京都目黒区大岡山 2-12

(2000 年 3 月 28 日受理)

Preparation of Ultra-Large Grain Silicon Thin-Films by Excimer-Laser

Masakiyo MATSUMURA

Department of Electronics and Electrical Engineering, Faculty of Engineering, Tokyo Institute of Technology
2-12 O-okayama, Meguro-ku, Tokyo 152-8550

(Received March 28, 2000)

Advanced excimer-laser-annealing (ELA) technologies of Si thin films on glass have been reviewed. ELA-induced lateral grain growth seems attractive from an application view point since grains more than several microns in length can be grown by single shot of an excimer-laser light pulse. There are two technological ways for enhancing lateral growth kinetics. The one is introduction of non-uniform light intensity on the sample surface. Different values of thermal energy density stored in the molten Si film results in its solidification time delay along the sample surface, which triggers the long lateral grain growth. The other is an application of a non-uniform sample structure, which causes a non-uniform heat removal rate, resulting in the solidification time delay. An underlayer plays also very important role in ELA. By using organic SOG as the underlayer, grains more than 20 microns in length could be grown, and by using porous silica the grain size became more than 0.1 mm. These lateral growth technologies seem applicable not only to thin-film transistors but also to solar cells.

1. は じ め に

Si の単結晶薄膜を絶縁性基板上に形成する (SOI: Silicon on Insulator) 試みは、20 年程前のグラフォエピタキシ¹⁾に遡ることができる。以来、様々な SOI 形成法が検討されてきたが²⁾、(1) 応用対象を見失ったこと、(2) 長時間にわたって Si 膜が熔融状態に晒されるために基板からの汚染が避けられなかったこと、さらには (3) 処理時間が長かったことなどが原因して、80 年代後半以降にはほとんど進歩が見られない。

一方、90 年代になって液晶を用いた平板ディスプレイが普及した。この液晶ディスプレイでは、透明なガラス板上に堆積した半導体薄膜を活性層に用いた薄膜トランジスタ (TFT: Thin-Film Transistor)³⁾ のマトリクスによって、液晶の一個々々の画素を独立に駆動する。半導体薄膜には、300°C 程度の基板温度でプラズマ CVD 法⁴⁾

によって成膜した非晶質 Si (a-Si) を用いる。この a-Si 薄膜は、原子の配列に周期性がないために超大面积ガラス基板上に優れた再現性と均一性をもって成膜できるという得難い特徴を持つ半面、半導体物性が極めて悪い。このため、液晶ディスプレイの一層の高画質化 (超高画素密度化、超多画素数化、高速化) と低廉化を目指して、けた違いに性能が優れた TFT が必要になった。また、携帯機器用の小型液晶ディスプレイが急展開の兆しを見せているが、この用途には全てをコンパクトに纏めることが要求される。ディスプレイの制御用周辺回路をガラス基板上に集積する必要性が極めて高いので、超高性能の TFT が求められている。これらの結果、多結晶や単結晶の Si 薄膜を活性層に用いる TFT が注目を集めるようになった。

80 年代以降にはレーザにも大きな進歩があった。パルス発振のエキシマレーザ (Excimer-Laser)⁵⁾ が出現して、従来の Ar イオンレーザ等に比べて数桁も大きな光電力を取り扱えるようになった。エキシマレーザを用いれば、

E-mail: matumura@pe.titech.ac.jp

100 ns 程度の極短時間内に大面積の Si 薄膜を熔融・再結晶化できるので、基板からの汚染と生産性の問題とが一気に解消できる可能性がある。このようにシーズとニーズとの一致により、Si の結晶性薄膜を形成する技術は 90 年代に新しい発展段階に入った。

本稿では、液晶ディスプレイ応用を目指したエキシマレーザ熔融・再結晶化 (ELA: Excimer-Laser Annealing) 法⁶⁾について、われわれの研究成果を中心に紹介する。なおこれら研究は、さまざまな信号処理機能をガラス基板上に実現する (システム・オン・パネル: System-on-Panel) ことを究極の目的としているから、20 年前に夢見た SOI 技術の再展開につながる可能性も秘めている。また、大粒径の Si 薄膜形成技術は、多結晶 Si 太陽電池のキープロセスでもある。ELA 法は、この 21 世紀の重要技術にも大きな影響を与える可能性がある。

2. エキシマレーザの特徴

2.1 エキシマレーザの概要

Xe などの希ガス原子は不活性であって、それらの原子同士はほとんど反応しない。しかし、一方の原子を強く励起すると強い相互作用が発生して、Xe₂ のような分子になる。この状態の分子をエキシマ (excimer=excited dimer) と呼ぶ。エキシマは高い内部エネルギーを持ち、しかも安定性が十分ではないので、容易に元の単原子に分かれて、その際に過剰エネルギーを短波長光として一気に解放する。この光 (誘導) 放出現象を利用したエキシマレーザは、1970 年に発振に成功した。F などのハロゲン原子と希ガスをを組み合わせた発振は、1975 年に初めて実現された。そして、この希ガス-ハロゲンの組み合わせを用いて、放電現象によって励起する実用的なエキシマレーザは、1976 年に開発され、80 年代に製品化された。

典型的なエキシマレーザの特性を Table 1 に示す。約 380 nm 以下の短波長領域では Si の光吸収係数が極めて大きいので、表に示すどのレーザ光も Si 薄膜の表面近傍で吸収される。また光パルス幅にも大きな相違はみられない。このため、どのエキシマレーザを用いても、Si

の熔融・再結晶化現象自体には大きな相違は生じない。しかし、低温で堆積した Si 膜中に残留しやすい Si-H 結合は、その結合エネルギーが 3.4 eV (波長に換算すると 360 nm) 程度であるので、光子エネルギーが最も小さい XeF レーザ光はこの結合を光学的効果のみでは切断しないという特徴を持つ。また XeF レーザ光はガラスを透過できる。KrF レーザと XeCl レーザは高出力が得やすく、特に XeCl レーザは高価な希ガスの消耗が少ないので量産装置に適すると言われる。ArF レーザ光は、光子のエネルギーが大きいので、窒化 Si 膜をも加熱できる。Table 1 に示した以外にも、更に短い (或いは長い) 波長領域で発振するエキシマレーザもある。しかし、空気により減衰すること、石英を透過しないこと、あるいは Si の吸収係数が急激に小さくなることなどのために、Si の熔融・再結晶化には適さない。

2.2 熔融・再結晶化法におけるエキシマレーザの利点

80 年代に研究されたレーザ熔融・再結晶化では、絶縁膜上の Si 薄膜に波長が 500 nm 程度の連続発振の Ar イオンレーザ光を照射して、Si 薄膜を熔融した。レーザビームを走査することにより加熱領域をゆっくりと移動させれば、熔融領域が順次結晶化する。この方法には、熔融時間が ms 程度と長いために基板からの汚染が生じる、光強度が弱いために熔融できる領域幅が数十 μm と狭くなり、結果として膜内温度分布に配慮を要する、などの問題があった。一方、エキシマレーザの典型的な出力光エネルギーは数百 mJ/shot で、パルス幅は数十 ns である。電力に換算すると 10 MW 以上と Ar イオンレーザ等に比べて 7 桁も大きい。Si 薄膜の熔融には数百 mJ/cm² の照射エネルギー密度 I_0 で十分である。エキシマレーザを用いれば、1 cm² 以上の大面積の Si 薄膜を一度に熔融・再結晶化できるので、量産性に優れるだけではなく、面内にわたって均一な温度が比較的容易に得られる。また、100 ns 程度の極短時間内に Si 薄膜の熔融・結晶化が終了するから、ガラス基板を使えるだけではなく、基板からの汚染も少ない。これらの特長が Si 薄膜のレーザ熔融・結晶化法を復活させた主因である。

ガラス基板上の Si 薄膜の ELA は、80 年代の中頃に始まった⁶⁾。しかし、数十 ns 程度の極短時間内に現れる熔融・再結晶化現象は、普通に観測される準静的な現象とはかなり異なっていたために、現象の理解に手間取った⁷⁾。また、レーザ自体も幼稚であった。最近になって、物理現象の解明と並行して装置の改善がすすんだ結果、この熔融・再結晶化法は微小結晶粒径 Si 薄膜の量産技術にまで精密化された。

Table 1 Typical Excimer Lasers and their important features.

Laser	ArF	KrF	XeCl	XeF
Wavelength (nm)	193	248	308	351
Photon	6.2	4.9	3.9	3.5
Energy (eV)				
Advantage	ELA for Si ₃ N ₄	High power	Long gas-life	Transmittable through glass

3. Si 膜の極短時間再結晶化過程

物質には、液相、気相、固相の3つの相がある。固相は結晶相と非晶質相とに分かれる。多くの物質は、Fig. 1に示すように、この液相、結晶相および非晶質相の間を、熱（いわゆる潜熱）を介して以下のように遷移できる。

マクロな溶融・結晶化現象は、結晶内原子が周囲原子の強い束縛から逃れて自由になる現象（結晶相→液相遷移）と、これとは逆に自由な原子が結晶表面に束縛される現象（液相→結晶相遷移）というミクロな2現象の差し引きとして現れる。溶融・結晶化（液相↔結晶相遷移）の速度は温度 T に依存し、融点 (T_m) ではゼロである。しかし、結晶核が何処にも存在しなければ周囲原子による束縛は生じないから、 $T < T_m$ になっても結晶相への遷移は起こらない。この場合は、最終的には原子のランダム運動が消失した液体、即ち非晶質相になる（液相→非晶質相遷移）。一方、結晶核の発生は偶然に数個の原子が集まって相互に強く結びつくことに原因する。 $T = T_m$ では結晶核が熱的に壊れる現象がこの逆の現象とバランスするので、結晶核の正味の発生はない。 $T < T_m$ になるとバランスが崩れて、結晶核がランダムに発生する。この液相内のランダム核発生の速度は、降温に伴って指数関数的に急増する。また、非晶質相では、原子は適量の熱エネルギーを貰えば、近隣原子が作るポテンシャルエネルギーの低い場所に逐次移動できるから、結晶化する（非晶質相→結晶相遷移）。また、原子の貰う熱エネルギーがさらに大きいと一気に周囲の束縛を逃れることができるので溶ける（非晶質相→液相遷移）。

Si のELA法では、普通は 100 ns 程度の極短時間内で

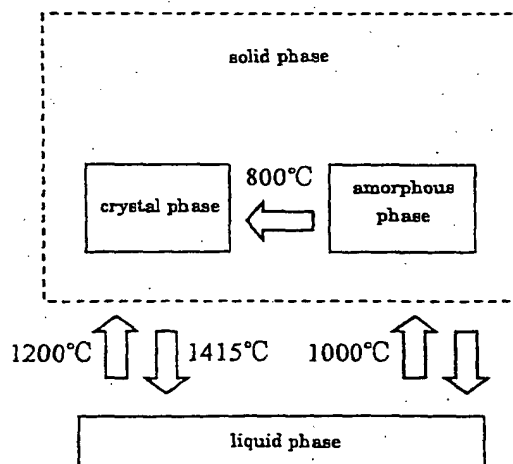


Fig. 1 Important phase transitions for ELA.

完了する。このような極短時間内では、非晶質相から液相への遷移温度は約 1000°C と結晶相からの遷移温度（融点）に比べて 400°C 程度も低い。また、非晶質相から結晶相への遷移温度は 800°C 程度である。液体内部での結晶核発生は温度が約 1200°C を下回ると急激に起きると言われる。

3.1 膜厚方向の結晶成長機構

Si 膜が吸収した光エネルギーは熱エネルギーとなって、短時間内に膜内から流失する。これはエキシマレーザ溶融・再結晶化法が耐熱性のないガラスやプラスチックを基板として利用できることにつながるが、同時に、極短時間に Si 膜が結晶化することを意味する。ガラス基板上的 a-Si 膜を ELA した場合について、上述のミクロな現象が特徴的ないくつかの光強度 I_0 においてどのように起こるか、Fig. 2 に概念的に示す。

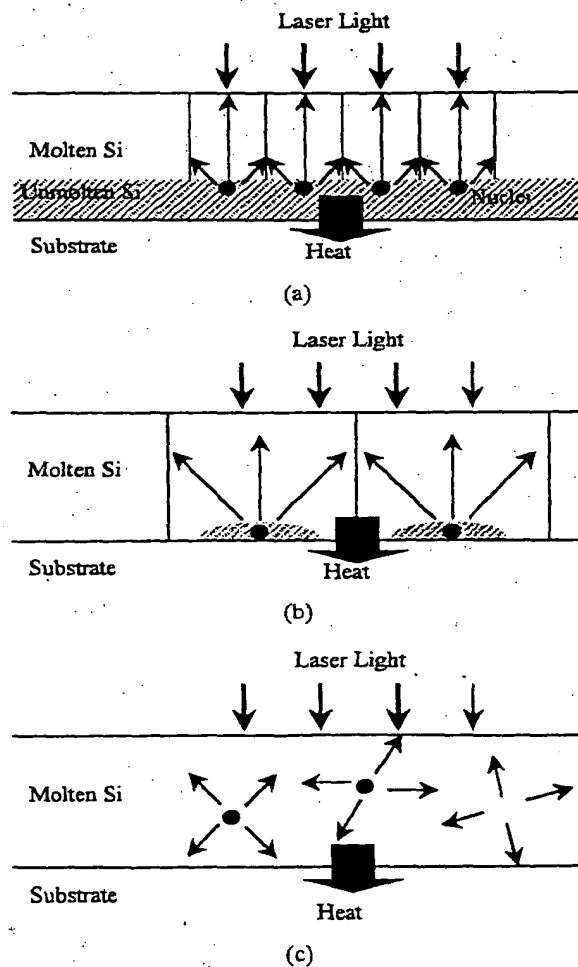


Fig. 2 Schematics of Si-ELA. (a) Partially melting, (b) Just before "completely melting", (c) After "completely melting".

図 (a) は、 I_0 が低くて Si 膜の一部が非熔融状態に留まる場合である。レーザ光が膜表面付近で吸収されるので、膜表面付近が熔融する。固液界面直下の非熔融 a-Si 領域内では、昇温に伴って原子が活発に熱運動できるので、非晶質相→結晶相遷移がランダムに生じる (結晶核発生)。上部の熔融領域では、 $T < T_m$ になると、この結晶核を種として液相→結晶相遷移が連続的に起こり、固液界面が表面方向と横方向に広がる。即ち結晶が成長する。しかし結晶粒は成長途中に隣の結晶粒とぶつかるので、横方向には余り広がれない。このため、熔融領域は直径が 100 nm 程度の微小結晶粒で埋め尽くされる。

I_0 が増すにつれて、熔融領域が厚くなり、非熔融領域が薄くなる。膜が完全に熔融する直前の状態では、図 (b) に示すように、非熔融領域が基板界面付近に斑点状に残る。非晶質であるガラス基板には結晶核が元々ないので、結晶核の密度が急減する。結晶粒同士の衝突が少なくなる結果、結晶粒は急激に大きくなって、1 μm 程度の結晶粒も散見されるようになる。

I_0 をさらに増すと、Si 薄膜が完全に熔融する。結晶成長を促す結晶核がどこにも存在しないので、 $T < T_m$ となっても結晶化は始まらない。膜からの熱流失は相変わらず急激であるから、 T が T_m を大きく下回る熔融状態 (過冷却 (Super cooling) 状態) が生じる。 T が 1200°C 程度まで下がると、図 (c) に示すように、高密度に結晶核が爆発的に発生し、この結晶核を種にして結晶化が一気に進む。このために、Si 膜は径が数十 nm の微小な結晶粒で埋め尽くされる。

Si 膜内温度 T の時間変化を概念的に Fig. 3 に示す。強い過冷却状態になって結晶核が発生すると、結晶化が一気に進むので、大量の潜熱が放出される。この結果、 T は一旦上昇する。そして結晶化が完了すると、 T は再び降下し始める。なお、Si 膜が薄い場合には、過冷却状態における降温速度が速い。Si 原子は結晶核を作る時間的余裕なしに熱エネルギーを失うので、原子配置は熔融状態のまま (無秩序のまま) で凍結される。即ち、液相→非晶質相遷移が起こり、Si 膜は非晶質となる。

このようなミクロな現象の結果として、 I_0 と結晶粒径の関係は Fig. 4 のようになる。 I_0 の増加に伴って結晶粒は大きくなるが、膜が完全に熔融すると同時に、結晶粒は一気に極めて小さくなってしまふ (膜が薄い場合には非晶質になる)。得られる結晶粒径の大きさは高々 1 μm 程度である。また、このような比較的大きな結晶粒が得られる I_0 の範囲は狭い。

エキシマレーザには、パルスごとに数%の光強度揺らぎがある。適度の性能 (= 結晶粒径) を有する TFT を高い均一性と再現性で実現するには、この揺らぎを抑え

ることが極めて重要である。また、レーザ光を照射して a-Si 膜を結晶化した場合と、結晶化した Si 膜にレーザ光を再度照射して再結晶化した場合とでは、結晶化過程が異なるので、同一照射エネルギー密度であっても膜質が微妙に違う。このことも TFT 特性に反映する。普通は、試料移動とレーザ照射を繰り返す方法が採られるので、照射が重なった部分と重ならなかった部分とで膜質に周期的な変化が現れてしまう。そこで、レーザビーム内に光強度分布を故意に作って、しかも試料を少しずつ移動する。同一個所が多数回、様々なエネルギー密度で照射されるので、均一性は増すが、同時に生産性は下がる。

3.2 準静的機構への接近による大粒径化

結晶化の時間を引き延ばして準静的過程に近づける

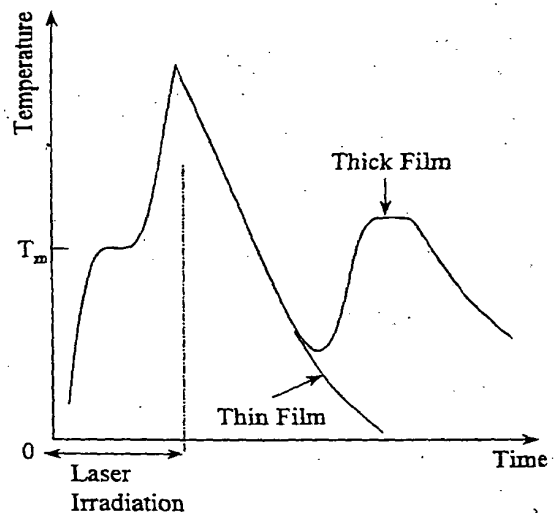


Fig. 3 Schematics of time-dependent temperature when the Si thin-film is completely molten by ELA. Solid curve: thick Si film. Dotted curve: thin Si film.

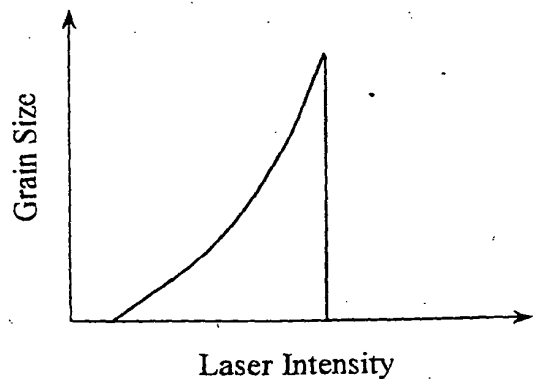


Fig. 4 Schematics of average grain size as a function of laser light intensity.

と、結晶核がランダムに形成される時間の間隔が拉がるので、結晶が大きく成長できる。さらに、強い過冷却状態に達する以前に結晶核が生じるので、結晶核内の原子は激しく熱運動できる。結晶核同士の衝突が起きても、優勢な結晶核が劣勢な結晶核を侵食するので、結晶成長は容易には停止しない。これらの結果、結晶化過程を準静的に近づけるほど、結晶粒径は大きくなる。この具体的方法を Fig. 5 にまとめて示す。

図 (a) に示すように基板を加熱して熱流失を抑える基板加熱法⁹⁾は、簡便ではあるが、ガラスの耐熱温度が 600°C 程度と低いので、効果には限界がある。図 (b) に示すデュアルビーム法⁹⁾では、Si/絶縁薄膜/光吸収薄膜/基板という 4 層構造の試料を両面から照射する。基板側から照射されたレーザー光によって光吸収薄膜が高温に過熱される。絶縁性薄膜に加わる温度勾配が小さくなるので、Si 膜内に蓄えられた熱エネルギーの流出速度が下がる。図 (c) に示すダブルパルス法¹⁰⁾では、適当な間隔を有する 2 発の光パルスを用いる。第一のパルスによる熱エネルギーが Si/基板界面付近に流出した瞬間

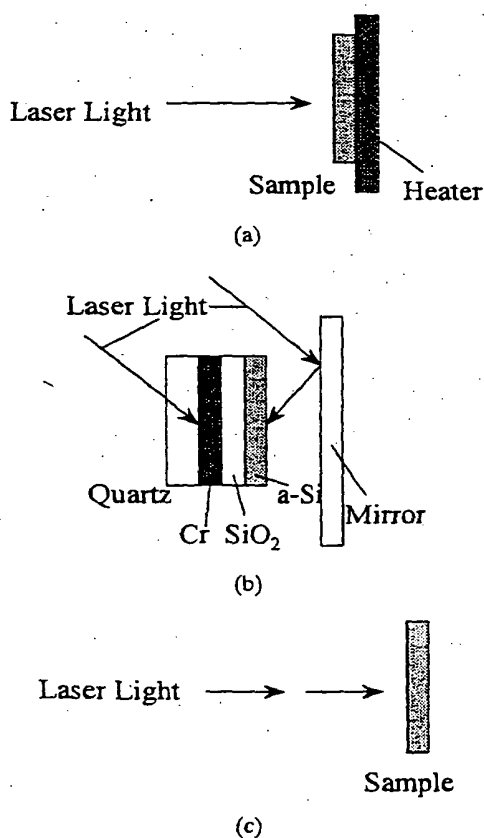


Fig. 5 Various large-grain growth technologies. (a) Substrate heating method, (b) Dual beam method, (c) Double pulse method.

に第二のパルスが Si 薄膜を照射する。第二のパルスが Si 薄膜にもたらした熱エネルギーは、基板界面付近が高温になっているために、なかなか流出しない。デュアルビーム法とダブルパルス法を組み合わせれば、熱流出をさらに抑えることが可能であって、結晶粒径は 8 μm まで拡大できる¹¹⁾。

4. 横方向成長法

上述の結晶化過程は、無限に広い Si 薄膜を均一に光照射した場合を想定している。実際には、照射端部が存在して、ここでは極めて異なった状況が出現する。また均一照射でも試料内に構造を作れば、均一試料とは異なった状況が出現する。

4.1 横方向成長の発生機構

Fig. 6 は、極端な状況を生じさせる試料の断面構造である¹²⁾。Si 薄膜は、極薄 SiO₂ メンブレン上に堆積されている。エキシマレーザー照射によって完全に溶解した Si 薄膜から熱エネルギーがメンブレンに流出して、メンブレンを昇温する。メンブレンが Si 薄膜と同一温度になると、Si 膜からメンブレン方向への熱流出は停止する。以降の熱流失は、メンブレンの面に沿った熱拡散による。この横方向熱拡散の結果、横方向温度勾配が発生するから、Si 薄膜はメンブレン端から固まる。固液界面が辺部から中央部に次第に移動するので、辺部にあった結晶核が種となって横方向成長が生じる。結晶粒は、Fig. 7 に示すように、幅は 1 μm 程度と狭いが、長さは数十 μm にも達する。このように固液界面の空間的移動によって短時間内に横方向成長が引き起こされたことは、試料面に沿って固化の開始時間を変化させれば、横方向成長が生じることを意味する。そこで、試料の機械的強度を維持しながら固化開始時間を空間的に変化させるさまざまな方法が試みられている。

第一は、 I_0 を空間的に変化させる不均一照射法であっ

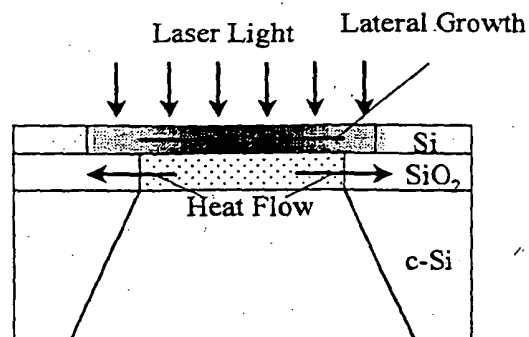
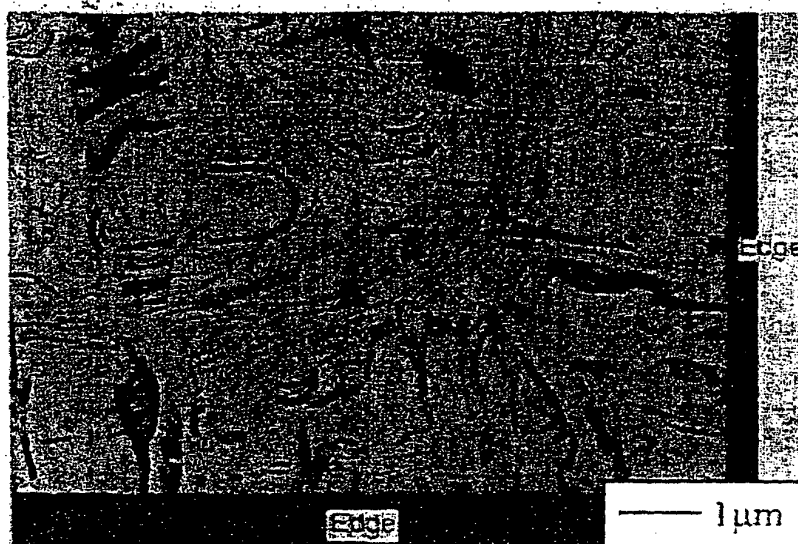


Fig. 6 Membrane structure used for first observation of ELA-induced lateral growth.

Fig. 7 TEM image for laterally grown grains on the SiO₂ membrane.

て、これらはSi膜の固化が低い I_0 領域から始まり、高い I_0 領域では遅れることを利用する。第二は、Si膜から基板への熱流失を空間的に変化させる不均一熱拡散法である。この試料構造に工夫する方法はさらに、熱流失速度を局所的に減らす方法、と局所的に増やす方法とに大別できる。

4.2 不均一照射法

ナイフエッジで整形した強いレーザー光を試料に照射すれば、非熔融領域と完全熔融領域を試料内に隣接して形成できる。Si膜に沿った熱流失のみに注目すれば（基板方向への熱流失を無視すれば）、Fig. 8 (a) に示すように、Fig. 2 (a) に示した通常の（縦方向）結晶化過程を90度回転したとみなしてよい機構で結晶が成長する。実際には、このSuper-Lateral Growth (SLG) 法¹³⁾では基板方向への熱流失が無視できない。Fig. 8 (b) に示すように、固液界面から離れた熔融領域の温度が大きく下がって、そこで結晶核の無秩序発生が起こり、これが横方向成長を停止させる。このため、横方向成長距離は短い。なお、試料の微小距離移動と横方向成長とを繰り返せば、超大面積を単結晶化することもできる¹⁴⁾。

無秩序核発生を抑制するには、Fig. 8 (c) に示すように、 I_0 を空間的に変化させるエネルギー勾配法が有効である¹⁵⁾。 I_0 を制御性よく変化させるには、レーザー光の位相を変調することが効果的である¹⁶⁾。Fig. 9 (a) にこの位相制御ELA (PM: Phase-modulated ELA) 法の概略を示す。表面に凹凸パターンの位相シフターを設けた石英製マスクをレーザー光が通過する際に、マスクの厚い部分を通過した光線は、薄い部分を通過した光線に比べて遅

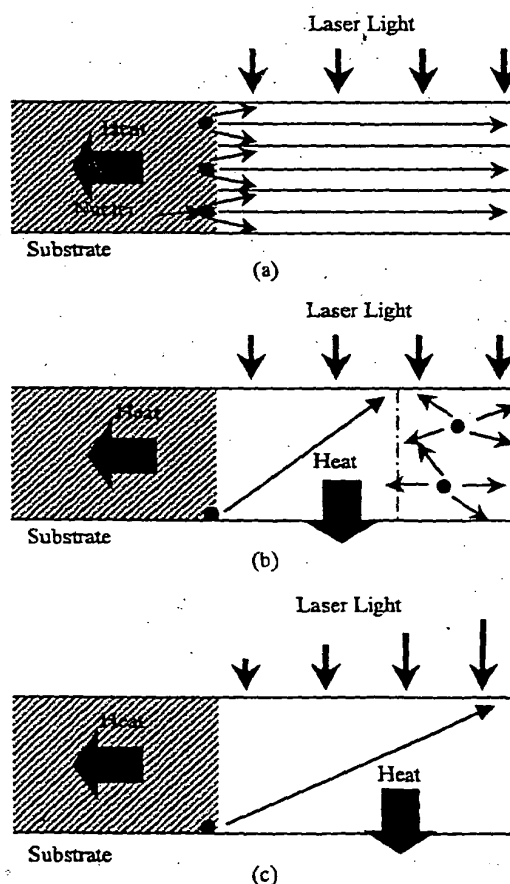


Fig. 8 Schematics of lateral grain growth. (a) Lateral growth induced by lateral heat loss, (b) Random nucleation caused by vertical heat loss, (c) Method of suppression of random nucleation (energy gradient method).

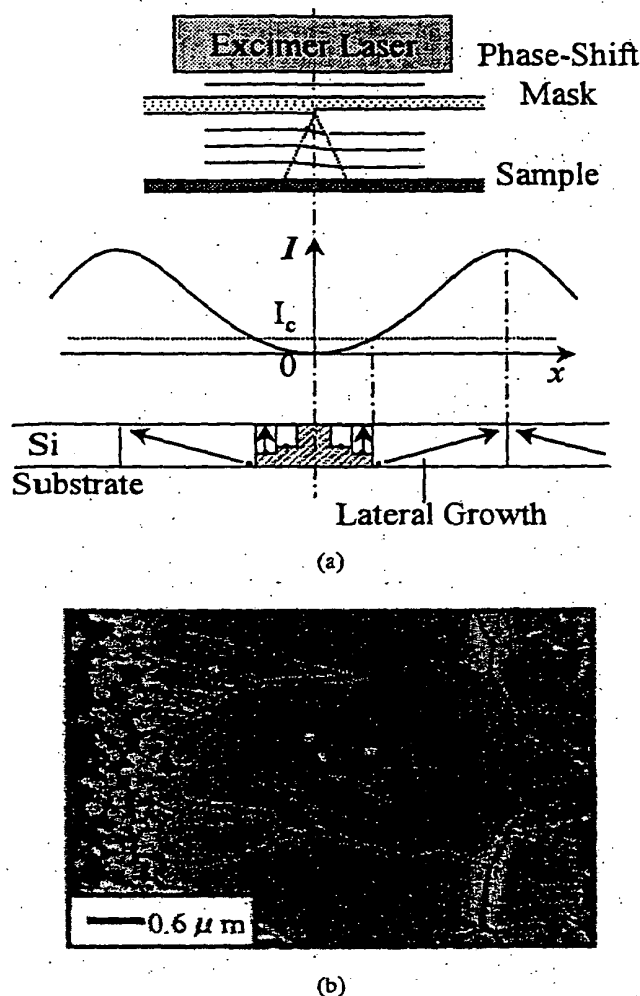


Fig. 9 Phase-modulated ELA method. (a) Schematic of experimental system, (b) SEM image for the crystallized Si film (After Secco etching).

れる。これら光線間の相互干渉の結果、試料表面では I_0 に空間的な変化が生じる。

Fig. 9 (b) は、PMELA 法によって結晶化した試料の表面 SEM 写真（処理直後の試料表面は平坦であるが、エッチングによって結晶粒界を顕在化してある）である。Si 薄膜が完全に熔融する付近からより高い I_0 の領域に向けて、 $3.5\mu\text{m}$ 程度の長さで横方向成長が生じる。またモルフォロジーは I_0 のスプリアス振動に対応した振動パターンになる。

液相⇌結晶相遷移の（界面に垂直な向きの）速度 R は、温度 T に依存し、以下のように、 $T=T_m$ （融点）ではゼロとなる¹⁷⁾。

$$R = R_0 \{1 - \exp(L(T - T_m)/k_B T_m T)\}$$

ここで、 k_B はボルツマン定数であって、速度定数 R_0 は

100 m/s 弱である。単位体積の Si が蓄える潜熱の変化割合 $\partial S_2/\partial t$ は、潜熱密度を L とすれば、

$$\partial S_2/\partial t = -L\delta R$$

と表せる¹⁸⁾。ここで、 δ は単位体積当たりの固液界面の面積である。結晶の核がない($\delta=0$)場合には、周囲原子による束縛が生じないから、液相から結晶相への遷移は $T < T_m$ であっても起こらずに(S_2 は変化せずに)、熔融状態のままで T がどんどん下がる（冷却状態が生じる）。

Si の温度 T の変化は以下の方程式で記述できる。

$$c \partial T/\partial t = -\nabla \cdot \kappa(\nabla T) - S_1 + \partial S_2/\partial t$$

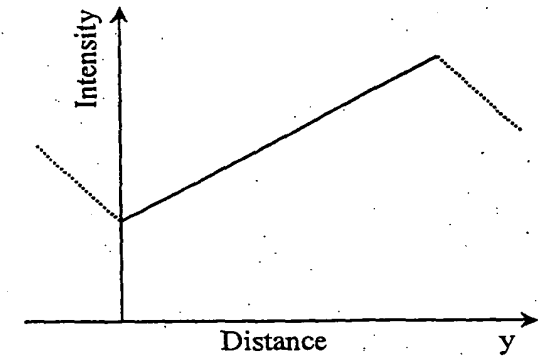
c および κ はそれぞれ熱容量と熱伝導率である。また、 S_1 は輻射の効果を表す。赤外線輻射を無視すると、 S_1 にはエキシマレーザー光の吸収成分のみが寄与するので、 $I_0(y)$ を試料表面に入射する光強度とし、試料の深さ方向を x 、吸収係数を α とすれば、

$$S_1 = \alpha I_0(y) \exp(-\alpha x)$$

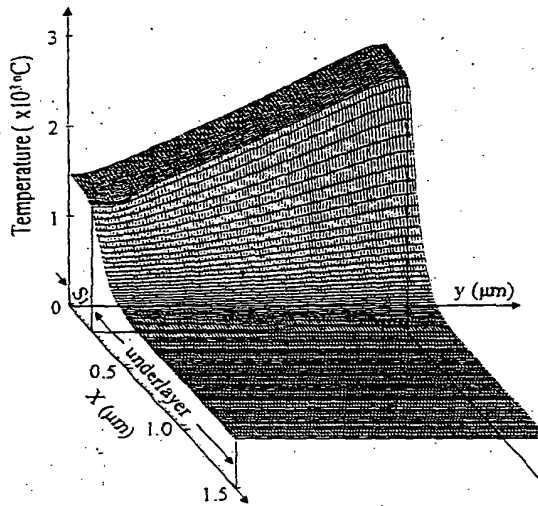
となる。

Fig. 10 (a) に示す光強度($I_0(y)$)分布を持ったエキシマレーザー光が試料に照射された場合について照射直後の温度分布を図(b)に示す¹⁹⁾。厚み方向(x 方向)には、熱伝導率の相違のために、 T は Si 膜内ではほぼ一定で、 SiO_2 下地内では急激に変化する。面に平行な方向(y 方向)には、急峻な光強度勾配のために、Si 膜内に強くかつ均一な温度勾配ができる。最大光強度の試料右端付近では、Si は蒸発直前の高温（約 2900°C）となる。最低光強度の試料左端付近では、Si の一部は非熔融状態に残っており、これが核となって横方向に結晶が成長し始める。図(c)に 180 ns 後の温度分布を固液界面（太線）と共に示す。固液界面が表面と鋭角をなすことにより、固液界面で発生する熱は効率よく基板に放出される。このため結晶は高速で横方向に成長できる。固液界面の左側 Si 領域は固化しており、そこは $T \approx T_m$ である。固液界面の右側近傍では、 $T < T_m$ の（過冷却の）熔融状態にある。固液界面から $1\mu\text{m}$ ほど右側の Si/SiO₂界面では T は最低値となって、 T_m よりも 100°C 程度低い。さらに右側領域では、 T は直線的に上昇する。しかし高熱伝導率の Si 内を横方向に流れる熱流のために、また、下地への熱拡散量が Si 内温度にほぼ比例して増すために、温度勾配はレーザー照射直後のそれに比べて弱い。

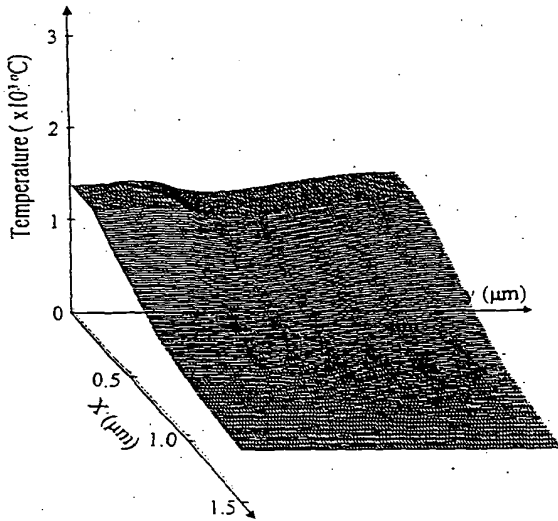
Fig. 11 に Si/SiO₂ 界面の温度分布を示す。それぞれの固液界面の位置を \downarrow 印で示した。時間の経過とともに、固液界面は右に移動し、最低温度の領域も右に移動する。熔融 Si 内の温度勾配は、時間とともに小さくなって、光強度に勾配を設けた効果が減少する。時間が 300



(a)



(b)



(c)

Fig. 10 Computer results of grain growth for the energy gradient method. (a) Light intensity distribution, (b) Temperature distribution just after the light irradiation, (c) Temperature distribution at 180 ns after the light irradiation.

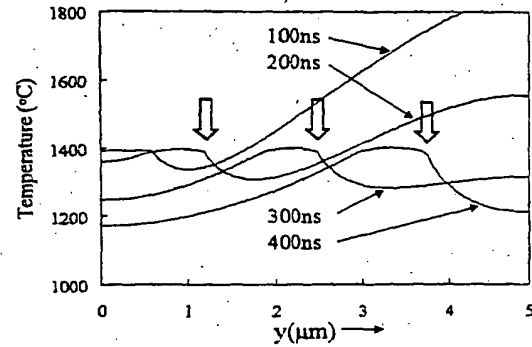


Fig. 11 Computer results on the temperature profile at the Si/underlayer interface.

ns 程度経過すると、右側熔融領域の温度が 1200°C を下回るので、核発生がおこる（この効果は計算に考慮されていない）。左側から横方向に成長してきた結晶粒は、この核から成長した結晶粒と衝突して、成長を停止すると考えられる。

横方向成長距離は成長速度と成長可能時間（固化開始時間差）との積で与えられる。成長速度には上限（ 100 m/s 弱が予想されている）があるので、成長距離の飛躍的増加には固化開始時間差の拡大、即ち熱流失速度の低減が必要である。このためには基板を多孔質にする等の工夫により、基板への過渡的な熱流失量を小さくすることが有効である¹⁹⁾。

応用の視点からは、大面積の結晶粒を試料全面形成することが望ましい。しかも、これを1回の光照射で実現することが重要である。高密度に結晶粒を作るには、位相シフターのピッチを狭める必要があるが、これを単純に狭めたのでは、照射密度分布に激しいスプリアス振動が重畳して、大結晶粒を成長できない。スプリアス振動を押さえるには、レーザー光を適度な可干渉性に保つ必要²⁰⁾があり、位相シフトマスクの前面に拡散板を設けることが有効である。

4.3 不均一熱拡散法

Fig. 12 に不均一熱拡散状態を実現する試料断面構造を示す。図 (a) では、耐熱性のある光吸収層上に Si 薄膜を堆積し、それを島状に加工する²¹⁾。この P²ELA (pre-patterning ELA) 法では、Si 薄膜で覆われていない部分においてレーザー光が光吸収層を直射し、そこを超高温度に加熱する。光吸収層内部における熱拡散のために、Si 島の周辺部では中央部に比べて熱流失が減り、その結果、中央部から周辺部に向けて固化開始時刻が遅れて、この向きに横方向成長が生じる。図 (b) では均一な Si 上に小さな光シールドを設ける²²⁾。この CN-ELA 法 (Controlled Nucleation) 法では、均一照射によって熔融した

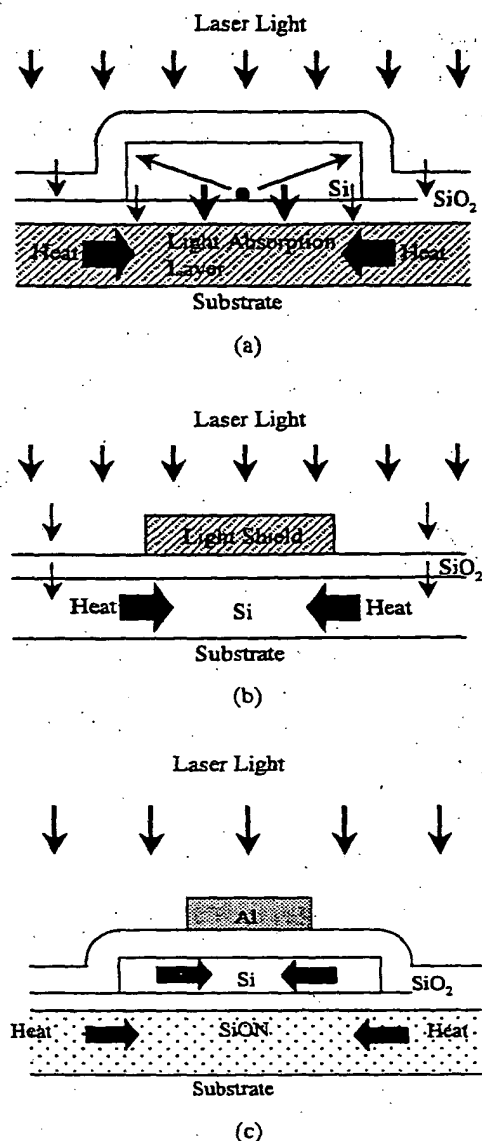


Fig. 12 Sample structure for non-uniform heat loss (Advanced P²ELA method). (a) Reduction of heat removal rate by elevating the underlayer temperature (P²ELA), (b) Acceleration of heat removal rate by reducing the temperature (CN-ELA), (c) Combined method (advanced P²ELA).

外部 Si 薄膜からの光シールド下の Si 薄膜に熱が流入する。光シールドの中央部分に熱拡散による急峻な温度勾配が生じるので、核発生位置を微小領域に制御できる。そして温度勾配のために、この結晶核から横方向に成長する。図 (c) はこれらを組み合わせた構造で、横方向成長距離はさらに増加する。

Fig. 13 に Si 膜内の温度分布の計算結果を示す。計算では簡単のために、潜熱の効果を無視している。均一光

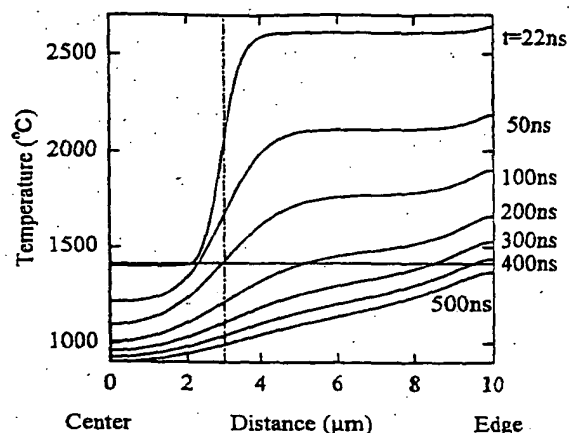


Fig. 13 Time-dependent temperature profiles for the advanced P²ELA.

で照射すると、光シールド下の Si 領域に向けて周囲から熱が拡散する。この結果、光シールド中心部直下から横方向結晶成長が生じる。横方向成長の距離は Si 内の横方向熱拡散距離で決まり、効果は極短時間に限られるので、2 μm 程度となる。Si 薄膜で覆われていない部分ではレーザー光が光吸収層を直射し、そこを超高温に 3000 °C 程度の超高温に加熱する。光吸収層内部における熱拡散のために、Si 膜の周辺部では熱流失が減る。この結果、横方向結晶成長が引き継がれる。光吸収層に用いた SiON 膜の熱拡散係数は小さいが、温度が融点に比べて極めて高いので、拡散の効果は比較的長時間続く。この結果、横方向成長距離は 5 μm 程度になる。そして 2 つの効果を同時に利用すれば、横方向成長距離は和以上に増す。Fig. 14 に示す実験結果のように、直径が 20 μm 程度の単結晶粒が成長することがある。

5. デバイス応用

エキシマレーザーで形成した大結晶粒 Si 薄膜を用いた TFT²³⁻²⁵⁾ が試作・評価され、移動度は数百 cm²/Vs と a-SiTFT より 4 桁近く、ULSI に用いられている Si 単結晶内のトランジスタに匹敵することが実証された。しかし、ULSI 用トランジスタに比べてもれ電流はまだ多い、オン状態とオフ状態の遷移が緩慢である、その遷移電圧(しきい電圧)が大きく変動する、などの問題点がある。これらの問題点は、Si の結晶性、絶縁膜および界面の物性にまだ問題が残されていることを暗示している。今後、ELA 法だけではなく、良質の絶縁膜の低温形成技術や半導体/絶縁体界面の改質技術などの開発が必要である。

大結晶粒の Si 薄膜は太陽電池にも応用できる。Si 太陽電池が高い効率を達成するための第 1 の条件は、活性 Si 膜厚が数 μm 以上であって、太陽光を有効に吸収・利

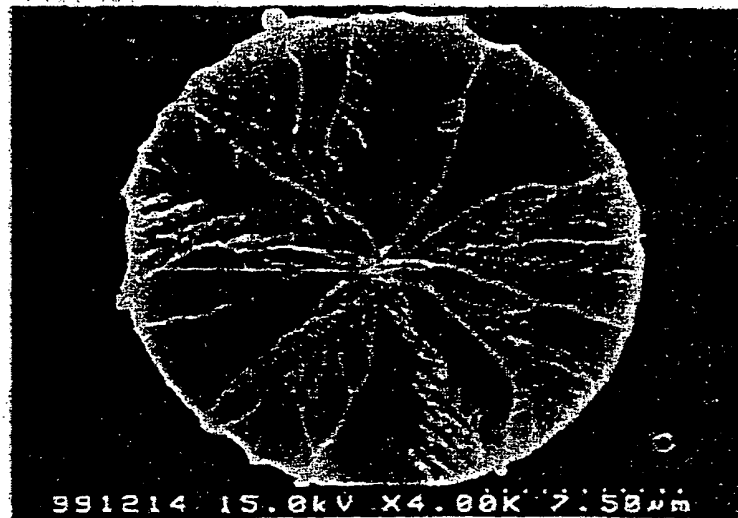


Fig. 14 SEM photograph of the Si film crystallized by the advanced P²ELA.

用できることである。第2の条件は、結晶粒径が膜厚に比べて十分に大きくて、活性領域で発生したキャリアが粒界で再結合により消滅することがないことである。そこで、エキシマレーザで大粒径のSi薄膜を形成して、これを種結晶薄膜に用いて大結晶粒径の活性Si厚膜をエピタキシャル成長する構造²⁶⁾が提案されている。

6. む す び

ガラス、プラスチック或いは石英の基板上に高品質結晶性Si薄膜を形成する技術は、次世代ディスプレイの鍵を握っている。ELA法は、低温、大面積、極短時間処理という他の類似手法の追随を許さない特徴を有しており、最も有望な方法と考えられる。この方法では、固化開始時間を空間的に制御すれば横方向成長も可能であって、デバイス寸法より大きな結晶粒を形成できる。この横方向成長技術は次世代ディスプレイのキープロセスとして認知されつつある。また、太陽電池への応用も可能性を有している。まだ多くの問題点を抱えているが、計り知れぬ可能性を秘めていると言える。

文 献

- 1) M.W. Geis 他 : Appl. Phys. Lett. 35, 71 (1979).
- 2) 古川静二郎 : “SOI 構造形成技術” (産業図書, 1987).

- 3) P.G. LeComber 他 : Electron. Lett. 15, 179 (1979).
- 4) R.C. Chittick 他 : J. Electrochem. Soc. 116, 77 (1969).
- 5) N.G. Basov : IEEE J. Quantum Electron. QE-2, 354 (1966).
- 6) T. Sameshima 他 : IEEE Electron Devices Lett. 7, 276 (1986).
- 7) J.S. Im 他 : Appl. Phys. Lett. 63, 1969 (1993).
- 8) H. Kuriyama 他 : Jpn. J. Appl. Phys. 32, 6190 (1993).
- 9) K. Shimizu 他 : IEEE Trans. ED, 40, 112 (21993).
- 10) R. Ishihara 他 : Jpn. J. Appl. Phys. 34, 3976 (1995).
- 11) R. Ishihara 他 : Electron. Lett. 31, 1956 (1995).
- 12) D.H. Choi 他 : Jpn. J. Appl. Phys. 31, 4545 (1992).
- 13) J.S. Im 他 : Material Research Bulletin 3, 39 (1996).
- 14) R.S. Sposil 他 : Material Research Society Proceeding 452, 953 (1997).
- 15) K. Ishikawa 他 : Jpn. J. Appl. Phys. 37, 731 (1998).
- 16) C.H. Oh 他 : Jpn. J. Appl. Phys. 37, L 492 (1998).
- 17) K.A. Jackson 他 : Canadian J. Phys. 34, 473 (1956).
- 18) W.C. Yeh 他 : Jpn. J. Appl. Phys., 印刷中.
- 19) W.C. Yeh 他 : European PVSEC (2000) 発表予定.
- 20) C.H. Oh 他 : Appl. Surf. Sci. 154-155, 105 (2000).
- 21) M. Ozawa 他 : AMLCD 99, 93 (1999).
- 22) M. Nakata 他 : 2000 MRS Spring Meet. (2000), 発表予定.
- 23) K. Ishihara 他 : Jpn. J. Appl. Phys. 36, 6167 (1997).
- 24) R.S. Sposil 他 : Appl. Phys. Lett. 69, 2864 (1996).
- 25) C.H. Oh 他 : AMLCD 99, 255 (1999).
- 26) W.C. Yeh 他 : Jpn. J. Appl. Phys. 38, L 112 (1999).

(書誌+要約+請求の範囲)

(19)【発行国】日本国特許庁(JP)

(12)【公報種別】公開特許公報(A)

(11)【公開番号】特開2000-306859(P2000-306859A)

(43)【公開日】平成12年11月2日(2000.11.2)

(54)【発明の名称】半導体薄膜の結晶化方法及びレーザー照射装置

(51)【国際特許分類第7版】

H01L 21/268

H01J 37/30

H01L 21/20

29/786

21/336

【FI】

H01L 21/268

F

J

H01J 37/30

Z

H01L 21/20

29/78

627 G

【審査請求】未請求

【請求項の数】16

【出願形態】OL

【全頁数】13

(21)【出願番号】特願平11-110237

(22)【出願日】平成11年4月19日(1999.4.19)

(71)【出願人】

【識別番号】000002185

【氏名又は名称】ソニー株式会社

【住所又は居所】東京都品川区北品川6丁目7番35号

(72)【発明者】

【氏名】国井 正文

【住所又は居所】東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)【発明者】

【氏名】高德 真人

【住所又は居所】東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 【発明者】

【氏名】 眞野 三千雄

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内

(74) 【代理人】

【識別番号】 1 0 0 0 9 2 3 3 6

【弁理士】

【氏名又は名称】 鈴木 晴敏

【テーマコード (参考)】

5C034

5F052

5F110

【Fターム (参考)】

5C034 AA02 AA07 AB02 AB04

5F052 AA02 AA11 BA12 BA18 BA20 BB07 CA07 DA02 DB02 DB03 EA12 EA15 JA01

5F110 AA01 BB02 CC02 CC08 DD02 DD13 DD14 DD17 EE02 EE03 EE04 EE06 EE09 EE23 FF02 FF03 FF09

FF29 FF30 FF32 GG02 GG13 GG25 GG32 GG34 GG45 GG47 GG52 HJ01 HJ04 HJ12 HJ13 HJ23 HL03 HL04

HL07 HL23 HM03 HM15 NN03 NN04 NN05 NN14 NN23 NN24 NN25 NN27 NN35 NN62 NN65 NN72 PP03 PP04

PP05 PP06 PP10 PP35 QQ09 QQ12 QQ19 QQ23

(57) 【要約】

【課題】 レーザ結晶化法を改良して大面積の基板上に単結晶に近い結晶性を持つ半導体薄膜をスループットよく形成する。

【解決手段】 まず、準備工程を行ない、基板 0 の表面を例えば柵目状に領域分割して複数の分割領域 D を規定する一方、レーザ光 5 0 を整形して矩形の分割領域 D を一括して照射できる様にレーザ光 5 0 の照射領域 R を矩形に調整する。次の結晶化工程では、照射領域 R に周期的な明暗のパターンを投影可能な様にレーザ光 5 0 の強度を光学変調して、基板 0 の左上にある最初の分割領域 D を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域 R をずらして同一の分割領域 D を再度照射する。この後、レーザ光 5 0 の照射領域 R を右隣にある次の分割領域 D に移して該結晶化工程を繰り返す。結晶化工程では、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御すると共に、一回の照射で結晶化する範囲以内で照射領域 R を少しずつずらして繰り返し照射を行なう。

【特許請求の範囲】

【請求項1】 予め基板に成膜された半導体薄膜にレーザ光を照射して結晶化する半導体薄膜の結晶化方法であって、基板の表面を領域分割して複数の分割領域を規定する一方、レーザ光を整形して一の分割領域を一括して照射できる様にレーザ光の照射領域を調整する準備工程と、該照射領域に周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射する結晶化工程と、レーザ光の照射領域を次の分割領域に移して該結晶化工程を繰り返す走査工程とを行なう事を特徴とする半導体薄膜の結晶化方法。

【請求項2】 前記結晶化工程は、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御すると共に、一回の照射で結晶化する範囲以内で該照射領域をずらして再度照射を行なう事を特徴とする請求項1記載の半導体薄膜の結晶化方法。

【請求項3】 基板を200℃以上に加熱した状態で該結晶化工程を行なう事を特徴とする請求項1記載の半導体薄膜の結晶化方法。

【請求項4】 前記結晶化工程は、レーザ光を回折して周期的な明暗のパターンを形成可能な位相シフトマスクを用いる事を特徴とする請求項1記載の半導体薄膜の結晶化方法。

【請求項5】 予め基板に成膜された半導体薄膜にレーザ光を照射して半導体薄膜の結晶化を行なうレーザ照射装置であって、基板の表面を領域分割して複数の分割領域が規定されたとき、レーザ光を整形して一の分割領域を一括して照射できる様にレーザ光の照射領域を調整する整形手段と、該照射領域に周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調する光学手段と、光学変調されたレーザ光を一の分割領域に照射し、更に続けて該投影された明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を照射する一次走査手段と、レーザ光の照射領域を次の分割領域に移して該結晶化工程を繰り返す二次走査手段とを有する事を特徴とするレーザ照射装置。

【請求項6】 前記光学手段は、周期的な明暗のパターンが描かれたマイクロスリットからなり、レーザ光の光路中に挿入される事を特徴とする請求項5記載のレーザ照射装置。

【請求項7】 前記光学手段は、レーザ光を回折して周期的な明暗のパターンを形成可能な位相シフトマスクからなり、レーザ光の光路中に挿入される事を特徴とする請求項5記載のレーザ照射装置。

【請求項8】 基板を200℃以上に加熱する手段を含み、加熱状態で半導体薄膜にレーザ光を照射して半導体薄膜の結晶化を行なう事を特徴とする請求項5記載のレーザ照射装置。

【請求項9】 半導体薄膜と、その一面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して半導体薄膜に重ねられたゲート電極とを含む積層構成を有する薄膜トランジスタであって、前記半導体薄膜は、基板の上に非晶質シリコン又は比較的粒径の小さな多結晶シリコンを形成した後、レーザ光を照射して比較的粒径の大きな多結晶シリコンに結晶化したも

のであり、基板の表面を領域分割して複数の分割領域を規定する一方、レーザ光を整形して一の分割領域を一括して照射できる様にレーザ光の照射領域を調整した後、該照射領域に周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射して結晶化を行ない、レーザ光の照射領域を次の分割領域に移して該結晶化を繰り返して得られたものである事を特徴とする薄膜トランジスタ。

【請求項10】 前記半導体薄膜は、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御すると共に、一回の照射で結晶化する範囲以内で該照射領域をずらして再度照射を行なうことにより結晶化されたものである事を特徴とする請求項9記載の薄膜トランジスタ。

【請求項11】 前記半導体薄膜は、基板を200℃以上に加熱した状態で結晶化されたものである事を特徴とする請求項9記載の薄膜トランジスタ。。

【請求項12】 前記半導体薄膜は、レーザ光を回折して周期的な明暗のパターンを形成可能な位相シフトマスクを用いて結晶化されたものである事を特徴とする請求項9記載の薄膜トランジスタ。

【請求項13】 所定の間隙を介して互いに接合した一対の基板と、該間隙に保持された電気光学物質とを有し、一方の基板には対向電極を形成し、他方の基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トランジスタを、半導体薄膜とその一面にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置であって、前記半導体薄膜は、該他方の基板の上に非晶質シリコン又は比較的粒径の小さな多結晶シリコンを形成した後、レーザ光を照射して比較的粒径の大きな多結晶シリコンに結晶化したものであり、該他方の基板の表面を領域分割して複数の分割領域を規定する一方、レーザ光を整形して一の分割領域を一括して照射できる様にレーザ光の照射領域を調整した後、該照射領域に周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射して結晶化を行ない、レーザ光の照射領域を次の分割領域に移して該結晶化を繰り返して得られたものである事を特徴とする表示装置。

【請求項14】 前記半導体薄膜は、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御すると共に、一回の照射で結晶化する範囲以内で該照射領域をずらして再度照射を行なうことにより結晶化されたものである事を特徴とする請求項13記載の表示装置。

【請求項15】 前記半導体薄膜は、基板を200℃以上に加熱した状態で結晶化されたものである事を特徴とする請求項13記載の表示装置。

【請求項16】 前記半導体薄膜は、レーザ光を回折して周期的な明暗のパターンを形成可能な位相シフトマスクを用いて結晶化されたものである事を特徴とする請求項13記載の表示装置。

詳細な説明

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体薄膜の結晶化方法及びその実施に使うレーザ照射装置に関する。又、上記方法及び装置を利用して作成された薄膜トランジスタ並びに表示装置に関する。

【0002】

【従来の技術】 液晶表示装置のスイッチング素子として広く用いられている薄膜トランジスタの内、多結晶シリコンを活性層とした薄膜トランジスタは、同一基板上にスイッチング素子の他周辺の駆動回路を内蔵できる。又、多結晶シリコン薄膜トランジスタは微細化が可能なので、画素構造を高開口率化できる。これらの理由により、多結晶シリコン薄膜トランジスタは高精細な表示装置用の素子として注目されている。近年、多結晶シリコン薄膜トランジスタを600Å以下の低温プロセスで作成する技術が盛んに研究されている。所謂低温プロセスにより高価な耐熱性の基板を用いる必要がなくなり、ディスプレイの低コスト化及び大型化に寄与できる。特に近年では、画素のスイッチング素子や周辺の駆動回路に加え、中央演算素子（CPU）に代表される高度な機能素子を基板上に集積化させる要求が高まっている。これを実現する為、単結晶シリコンに近い高品質の多結晶シリコン薄膜を形成する技術が待望されている。

【0003】

【発明が解決しようとする課題】 従来の低温プロセスでは、基板上に非晶質シリコンを成膜した後、長尺状若しくは線状に整形したエキシマレーザビームあるいは電子ビームを走査して基板表面を照射し、非晶質シリコンを多結晶シリコンに転換する。あるいは、大面積の矩形状に整形されたエキシマレーザビームを基板に一括照射して非晶質シリコンを多結晶シリコンに転換する。レーザビームや電子ビームなどの高エネルギービームを照射することにより、非晶質シリコンは基板にダメージを与えることなく急激に加熱され熔融状態となる。その後冷却過程でシリコンの結晶化が起これ、ある程度の粒径を有する多結晶の集合が得られる。しかし、従来用いていたエネルギービームのパルス継続時間は20nsないし200nsと非常に短い。この為、非晶質シリコンが熔融して再凝固するまでの時間も極めて短い為、熔融状態のシリコンは実際には急冷されて多結晶シリコンとなる。熔融シリコンが急冷される過程で結晶核の発生密度が高くなる。この結果、得られる多結晶シリコンの結晶粒径が小さくなる。粒径の小さい多結晶シリコンを活性層として作成した薄膜トランジスタは移動度が小さく、Nチャネル型のMOSトランジスタで高々80cm²/Vs程度である。

【0004】 従って、高機能な回路を画素用のスイッチング素子と同一基板上に集積化するためには、薄膜トランジスタ素子の性能を大幅に改善する必要がある。この為、例えば基板を400℃程度に加熱した状態でレーザビームを照射する技術が提案されている。予め基

板を加熱することでレーザービーム照射後の再結晶化速度（冷却速度）を遅くし、結晶粒径を増大させる。しかしこの方法ではガラス基板を用いた場合耐熱性の限界から加熱温度は450℃程度が上限となり、シリコンの融点である1400℃よりもはるかに低い。従って、基板加熱の方法を採用しても、現実にはレーザービームを照射した後多結晶シリコンは急冷状態となる為、単結晶シリコンに近い大粒径の多結晶シリコンを得ることは困難である。

【0005】一方大粒径の多結晶シリコンを得る他の方法として、シリコン薄膜中に触媒金属を導入し、特定の結晶方位に揃ったシリコン薄膜を成長させる方法が知られており、例えば特開平7-297125号公報に開示されている。しかし、この方法は基本的に550℃以上の温度でアニールする固相成長法が必要で、低温プロセスとの整合性が悪い。またシリコン薄膜中に触媒金属が残留するため、金属成分を後でゲッタリングして取り除く工程が必要となる等の問題点がある。

【0006】

【課題を解決する為の手段】本発明は以上の問題点を解決するもので、その目的は単純な工程で単結晶シリコンに近い結晶性を持つシリコン薄膜を大面積にスループット高く形成する方法を提供することにある。かかる目的を達成する為、以下の手段を講じた。即ち、本発明は、予め基板に成膜された半導体薄膜にレーザー光を照射して結晶化する半導体薄膜の結晶化方法であって、基板の表面を領域分割して複数の分割領域を規定する一方、レーザー光を整形して一の分割領域を一括して照射できる様にレーザー光の照射領域を調整する準備工程と、該照射領域に周期的な明暗のパターンを投影可能な様にレーザー光の強度を光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射する結晶化工程と、レーザー光の照射領域を次の分割領域に移して該結晶化工程を繰り返す走査工程とを行なう事を特徴とする。好ましくは、前記結晶化工程は、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御すると共に、一回の照射で結晶化する範囲以内で該照射領域をずらして再度照射を行なう事を特徴とする。又好ましくは、基板を200℃以上に加熱した状態で該結晶化工程を行なう事を特徴とする。

【0007】本発明は又、予め基板に成膜された半導体薄膜にレーザー光を照射して半導体薄膜の結晶化を行なうレーザー照射装置であって、基板の表面を領域分割して複数の分割領域が規定されたとき、レーザー光を整形して一の分割領域を一括して照射できる様にレーザー光の照射領域を調整する整形手段と、該照射領域に周期的な明暗のパターンを投影可能な様にレーザー光の強度を光学変調する光学手段と、光学変調されたレーザー光を一の分割領域に照射し、更に続けて該投影された明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を照射する一次走査手段と、レーザー光の照射領域を次の分割領域に移して該結晶化工程を繰り返す二次走査手段とを有する事を特徴とする。好ましくは、前記光学手段は、周期的な明暗のパターンが描かれたマイクロスリットからなり、レーザー光の光路中に挿入される事を特徴とする。或いは、レーザー光を回折して周期的な明暗のパターンを形成可能

な位相シフトマスクを用いる事の特徴とする。

【0008】本発明は又、半導体薄膜と、その一面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して半導体薄膜に重ねられたゲート電極とを含む積層構成を有する薄膜トランジスタであって、前記半導体薄膜は、基板の上に非晶質シリコン又は比較的粒径の小さな多結晶シリコンを形成した後、レーザ光を照射して比較的粒径の大きな多結晶シリコンに結晶化したものであり、基板の表面を領域分割して複数の分割領域を規定する一方、レーザ光を整形して一の分割領域を一括して照射できる様にレーザ光の照射領域を調整した後、該照射領域に周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射して結晶化を行ない、レーザ光の照射領域を次の分割領域に移して該結晶化を繰り返して得られたものである事の特徴とする。

【0009】本発明は又、所定の間隙を介して互いに接合した一对の基板と、該間隙に保持された電気光学物質とを有し、一方の基板には対向電極を形成し、他方の基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トランジスタを、半導体薄膜とその一面にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置であって、前記半導体薄膜は、該他方の基板の上に非晶質シリコン又は比較的粒径の小さな多結晶シリコンを形成した後、レーザ光を照射して比較的粒径の大きな多結晶シリコンに結晶化したものであり、該他方の基板の表面を領域分割して複数の分割領域を規定する一方、レーザ光を整形して一の分割領域を一括して照射できる様にレーザ光の照射領域を調整した後、該照射領域に周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射して結晶化を行ない、レーザ光の照射領域を次の分割領域に移して該結晶化を繰り返して得られたものである事の特徴とする。

【0010】本発明によれば、基板の表面を例えば柵目状に分割して矩形の分割領域を規定する。これに対応させて、レーザ光を矩形に整形し、一の分割領域を一括して照射できるようにする。この矩形に整形された照射領域に対して、周期的な明暗のパターンを投影可能な様にレーザ光の強度を光学変調して一の分割領域を照射し、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御する。更に続けて該明暗のパターンが重複しない様に照射領域を少しずらして同じ分割領域を再度照射する。この時、一回の照射で結晶化する範囲以内で該照射領域をずらして結晶化を行なうことにより均一な結晶が得られる。このレーザ光照射を数回繰り返して、例えば明暗の一周期分だけパターンが移動したら、レーザ光の照射領域を次の分割領域に移して結晶化工程を繰り返す事により、大面積の半導体薄膜を高率良く処理できる。

【0011】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明に係る結晶化方法の一例を模式的に表した斜視図である。本発明にかかる結晶化方

法は、予めガラスなどからなる基板0に成膜された半導体薄膜4にレーザ光50を照射して結晶化するものであり、レーザ照射により一旦熔融したシリコンなどの半導体は冷却過程で結晶化する。まず、準備工程を行ない、基板0の表面を例えば柵目状に領域分割して複数の分割領域Dを規定する一方、レーザ光50を整形して矩形の分割領域Dを一括して照射できる様にレーザ光50の照射領域Rを矩形に調整する。これにより、照射領域Rの形状は分割領域Dに対応する。次の結晶化工程では、照射領域Rに周期的な明暗のパターンを投影可能な様にレーザ光50の強度を光学変調して、基板0の左上にある最初の分割領域Dを照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域Rをずらして同一の分割領域Dを再度照射する。照射領域Rをずらす方向は矢印(a)で表されている。この後、レーザ光50の照射領域Rを右隣にある次の分割領域Dに移して該結晶化工程を繰り返す。この走査工程の移動方向は、矢印(b)で表されている。結晶化工程では、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御すると共に、一回の照射で結晶化する範囲以内で照射領域Rを少しずつずらして繰り返し照射を行なう。基板0を2000℃以上に加熱した状態で結晶化工程を行なうと、より均一な結晶状態が得られる。

【0012】本発明によれば、基板0の表面を例えば柵目状に分割して矩形の分割領域Dを規定する。これに対応させて、レーザ光50を矩形に整形し、一の分割領域Dを一括して照射できる様にする。この矩形に整形された照射領域Rに対して、周期的な明暗のパターンを投影可能な様にレーザ光50の強度を光学変調して一の分割領域Dを照射し、明暗のパターンに応じた温度勾配を利用して結晶化の方向を制御する。更に続けて該明暗のパターンが重複しない様に照射領域Rを少しずらして同じ分割領域Dを再度照射する。この時、一回の照射で結晶化する範囲以内で照射領域Rをずらして結晶化を行なうことにより均一な結晶が得られる。このレーザ光照射を数回繰り返して、例えば明暗の一周期分だけパターンが移動したら、レーザ光50の照射領域Rを次の分割領域Dに移して結晶化工程を繰り返す事により、大面積の半導体薄膜4を効率良く処理できる。

【0013】図示の例では、(a)の方向に少しずつ(例えば1 μ m毎に)照射領域Rをシフトさせて、矩形状の分割領域D内を結晶化させ、次いで(b)の方向に大きくシフトさせることを繰り返すことで、基板0全体を結晶化させる。この場合、矩形分割領域Dの大きさは例えば61mm \times 73mmで、これに対応する矩形状のレーザ照射領域Rの面積全体が周期的な明暗パターンで覆われている。例えば、暗部の幅が1 μ mで、隣り合う暗部間のスペースが5 μ m、レーザ光50の位置シフト量が0.75 μ m、一回の照射で結晶化する範囲(横方向結晶成長距離)が1 μ mの場合、5~7ショットのレーザ照射で矩形状の分割領域Dの全面積が均一に結晶化できることになる。たとえば矩形状の分割領域Dの大きさが61 \times 73mm²で、ガラス基板の大きさが600 \times 720mm²の場合は、隣り合う分割領域間でのビーム重なり幅を1mmとすると、レーザ発振周波数が10Hzのとき、基板0の全体を結晶化するのに要する全ショット数は500~700ショットであるから、基板1枚あたりに要する結晶化のタクトタイムは50~70秒となる。これは量産時のスルー

ブットとしては十分に速い。

【0014】また、このレーザ結晶化工程時に、ガラス基板を200℃以上、好ましくは400℃～650℃程度に加熱することにより、半導体薄膜4の熔融固化時における冷却速度を遅くして徐冷状態にできるため、結晶核の発生密度を抑えて欠陥密度の少ないシリコン結晶からなる半導体薄膜を得ることができる。基板0の加熱方法は、抵抗加熱でも良いし、Xeアークランプ、ハロゲンランプ等によるランプ加熱でも良い。

【0015】図2は、周期的な明暗パタンの例を表す模式的な平面図である。(a)は、直線状の明暗パターンを表している。本発明はこれに限られるわけではなく、(b)に示すような波状スリットパターン、(c)に示す様なシェブロンパターン、(d)に示す様な格子状パターンでもよい。要は、レーザ光を基板に照射した時、一次元的若しくは二次元的な周期を有する明暗パターンが投影されれば良い。

【0016】以下、本プロセスに特有な大面積一括照射レーザ装置の一例について述べる。図3において、51は大出力エキシマレーザ光源、52は矩形状ビーム整形スリット、53はビームホモジナイザ、54は集光レンズ、55はマイクロスリット、56は結像レンズ、57はミラー、58は基板0を搭載するXYステージである。XYステージ58には基板加熱用のランプが装着されている。基板0の上には予め半導体薄膜4が形成されている。本発明に係るレーザ照射装置は基本的に、予め基板0に成膜された半導体薄膜4にレーザ光50を照射して半導体薄膜4の結晶化を行なうものであって、整形手段と、光学手段と、一次走査手段と、二次走査手段を備えている。整形手段はビーム整形スリット52とビームホモジナイザ53を含み、基板0の表面を領域分割して複数の分割領域が規定されたとき、レーザ光50を整形して一の分割領域を一括して照射できる様にレーザ光50の照射領域を調整する。光学手段は集光レンズ54、マイクロスリット55、結像レンズ56及びミラー57を含み、照射領域に周期的な明暗のパターンを投影可能な様にレーザ光50の強度を光学変調する。一次走査手段はXYステージ58からなり、光学変調されたレーザ光50を一の分割領域に照射し、更に続けて該投影された明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を照射する。二次走査手段は同じくXYステージ58からなり、レーザ光50の照射領域を次の分割領域に移して該結晶化工程を繰り返す。本実施例では、光学手段は周期的な明暗のパターンが描かれたマイクロスリット55を用いており、レーザ光50の光路中に挿入される。場合によっては、マイクロスリット55は基板0の直上に配されることもある。

【0017】マイクロスリット55は、幅1～2μmの遮光膜、例えば耐熱性に優れたMo、W等の高融点金属薄膜を、例えば間隔1～15μm程度でガラス等の透明基材上に形成したものである。スリットの幅と間隔は、基板0上に投影した時の長さで計測して、1ショットのレーザ照射で結晶が横方向成長する距離と同程度から数倍以内の範囲になるように設定する。レーザ光50は波長308nmのXeClエキシマレーザ光源51から発し、1ショットのパルス継続時間は100～200nsである。上記条件でマイクロスリット5

5の射影をガラス基板0上の非晶質シリコンからなる半導体薄膜4にフォーカスさせて、パルスレーザ光50を照射させると、レーザ光50が照射される明部ではシリコンは熔融し、影となる暗部では固形シリコンのままの状態となる。この状態では固体シリコンから熔融シリコンに向かう横方向に結晶成長が進み、1ショットで片側約0.3~1.5 μm ほど横方向結晶成長する。この横方向結晶成長距離よりも短い距離だけマイクロリット55をシフトさせてレーザショットを繰り返すことにより、横方向に結晶が連続的に成長して行く。

【0018】本発明の方法による結晶成長の様子を模式的に示したものが図4である。(a)では、マイクロリット55のマスクに覆われていない明部の半導体薄膜4のみがレーザ照射時に熔融し、同時にマスクの影となる暗部の方向から横方向結晶成長が進む。続いて、(b)に示すように、マイクロリット55を結晶成長方向に横方向結晶成長距離よりも短い距離 ΔS だけずらし、再び1ショットレーザ照射すると、矩形状レーザ照射領域の全面が結晶化する。この方法では結晶成長方向に結晶粒界がない、極めて高品質の結晶性シリコン薄膜が得られる。

【0019】図5は、本発明に係る薄膜トランジスタの製造方法の第一実施例を示す工程図である。この実施例で作成された多結晶シリコン薄膜トランジスタの移動度はNチャネル型で270ないし350 cm^2/Vs 、Pチャネル型で160ないし250 cm^2/Vs であり、従来に比べ大幅に高移動度化が達成されている。なお、本実施例では便宜上Nチャネル型の薄膜トランジスタの製造方法を示すが、Pチャネル型でも不純物種（ドーパント種）を変えるだけで全く同様である。ここでは、ボトムゲート構造の薄膜トランジスタの製造方法を示す。まず(a)に示す様に、ガラスなどからなる絶縁基板0の上にAl、Ta、Mo、W、Cr、Cu又はこれらの合金を100乃至300nmの厚みで形成し、パタニングしてゲート電極1に加工する。

【0020】次いで(b)に示す様に、ゲート電極1の上にゲート絶縁膜を形成する。本実施形態では、ゲート絶縁膜はゲート窒化膜2(SiN_x)／ゲート酸化膜3(SiO₂)の二層構造を用いた。ゲート窒化膜2はSiH₄ガスとNH₃ガスの混合物を原料気体として用い、プラズマCVD法(PCVD法)で成膜した。なお、プラズマCVDに代えて常圧CVDあるいは減圧CVDを用いてもよい。本実施形態では、ゲート窒化膜2を50nmの厚みで堆積した。ゲート窒化膜2の成膜に連続して、ゲート酸化膜3を約200nmの厚みで成膜する。更にゲート酸化膜3の上に連続的に非晶質シリコンからなる半導体薄膜4を約30乃至80nmの厚みで成膜した。二層構造のゲート絶縁膜と非晶質半導体薄膜4は成膜チャンバの真空系を破らず連続成膜した。以上の成膜でプラズマCVD法を用いた場合には、400乃至450 $^{\circ}\text{C}$ の温度で素雰囲気中1時間程度加熱処理を行ない、非晶質半導体薄膜4に含有されていた水素を放出する。所謂脱水素アニールを行なう。

【0021】次いで、本発明に従って、レーザ光50を照射し、非晶質半導体薄膜4を結晶化する。レーザ光50としてはエキシマレーザビームを用いることができる。基板0の

表面を領域分割して複数の分割領域を規定する一方、レーザ光50を整形して一の分割領域を一括して照射できる様にレーザ光50の照射領域を調整した後、照射領域に周期的な明暗のパターンを投影可能な様にレーザ光50の強度をマイクロスリット55で光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射して結晶化を行ない、レーザ光の照射領域を次の分割領域に移して該結晶化を繰り返す。

【0022】続いて(c)に示す様に、薄膜トランジスタの V_{th} を制御する目的で、 V_{th} イオンインプランテーションを必要に応じて行なう。本例では、 B^{+} をドーズ量が 5×10^{11} 乃至 $4 \times 10^{12} / \text{cm}^2$ 程度でイオン注入した。この V_{th} イオンインプランテーションでは10 KeVで加速されたイオンビームを用いた。続いて、前工程で結晶化された多結晶半導体薄膜5の上に例えばプラズマCVD法で SiO_2 を約100 nm乃至300 nmの厚みで形成する。本例では、シランガス SiH_4 と酸素ガスをプラズマ分解して SiO_2 を堆積した。この様にして成膜された SiO_2 を所定の形状にパタニングしてストッパー膜6に加工する。この場合、裏面露光技術を用いてゲート電極1と整合する様にストッパー膜6をパタニングしている。ストッパー膜6の直下に位置する多結晶半導体薄膜5の部分はチャネル領域Chとして保護される。前述した様に、チャネル領域Chには予め V_{th} イオンインプランテーションにより B^{+} イオンが比較的低ドーズ量で注入されている。続いて、ストッパー膜6をマスクとしてイオンドーピングにより不純物(例えば P^{+} イオン)を半導体薄膜5に注入し、LDD領域を形成する。この時のドーズ量は、例えば 5×10^{12} 乃至 $1 \times 10^{13} / \text{cm}^2$ であり、加速電圧は例えば10 KeVである。更にストッパー膜6及びその両側のLDD領域を被覆する様にフォトレジストをパタニング形成した後、これをマスクとして不純物(例えば P^{+} イオン)を高濃度で注入し、ソース領域S及びド레인領域Dを形成する。不純物注入には、例えばイオンドーピング(イオンシャワー)を用いることができる。これは質量分離を掛けることなく電界加速で不純物を注入するものであり、本実施例では $1 \times 10^{15} / \text{cm}^2$ 程度のドーズ量で不純物を注入し、ソース領域S及びド레인領域Dを形成した。加速電圧は例えば10 KeVである。なお、図示しないが、Pチャネルの薄膜トランジスタを形成する場合には、Nチャネル型薄膜トランジスタの領域をフォトレジストで被覆した後、不純物を P^{+} イオンから B^{+} イオンに切り換えドーズ量 $1 \times 10^{15} / \text{cm}^2$ 程度でイオンドーピングすればよい。なお、ここでは質量分離型のイオンインプランテーション装置を用いて不純物を注入してもよい。この後RTA(急速熱アニール)60により、多結晶半導体薄膜5に注入された不純物を活性化する。場合によっては、エキシマレーザを用いたレーザ活性化アニール(ELA)を行なっても良い。この後、半導体薄膜5とストッパー膜6の不要な部分を同時にパタニングし、素子領域毎に薄膜トランジスタを分離する。

【0023】最後に(d)に示す様に、 SiO_2 を約100乃至200 nmの厚みで成膜し、層間絶縁膜7とする。層間絶縁膜7の形成後、 SiN_x をプラズマCVD法で約200乃至

400 nm成膜し、パシベーション膜（キャップ膜）8とする。この段階で窒素ガス又はフォーミングガス中又は真空中雰囲気下で350℃乃至400℃程度の加熱処理を1時間行ない、層間絶縁膜7に含まれる水素原子を半導体薄膜5中に拡散させる。この後、コンタクトホールを開口し、Mo、Alなどを100乃至200 nmの厚みでスパッタした後、所定の形状にパタニングして配線電極9に加工する。更に、アクリル樹脂などからなる平坦化層10を1 µm程度の厚みで塗布した後コンタクトホールを開口する。平坦化層10の上にITOやIXOなどからなる透明導電膜をスパッタした後、所定の形状にパタニングして画素電極11に加工する。

【0024】図6は本発明に係る薄膜トランジスタの製造方法の第二実施例を示す工程図である。この実施例で作成された多結晶シリコン薄膜トランジスタの移動度は、Nチャネル型で320ないし430 cm²/Vs、Pチャネル型で160ないし220 cm²/Vsと従来に比し大きくなっている。なお、第一実施例と異なり、本実施例はトップゲート構造の薄膜トランジスタを作成している。まず（a）に示す様に、絶縁基板0の上にバッファ層となる二層の下地膜6a、6bをプラズマCVD法により連続成膜する。一層目の下地膜6aはSiN_xからなり、その膜厚は100乃至200 nmである。又、二層目の下地膜6bはSiO₂からなり、その膜厚は同じく100 nm乃至200 nmである。このSiO₂からなる下地膜6bの上に非晶質シリコンからなる半導体薄膜4を約30乃至80 nmの厚みでプラズマCVD法もしくはLPCVD法により成膜する。非晶質シリコンからなる半導体薄膜4の成膜にプラズマCVD法を用いた場合には、膜中の水素を脱離させる為に、窒素雰囲気中で400℃乃至450℃1時間程度のアニールを行なう。ここで必要ならば、前述した様にVthイオンインプランテーションを行ない、B⁺イオンを例えばドーパ量5×10¹¹乃至4×10¹²/cm²程度で半導体薄膜5に注入する。この場合の加速電圧は10 KeV程度である。

【0025】次いで本発明に従って、非晶質半導体薄膜4を結晶化する。基板0の表面を領域分割して複数の分割領域を規定する一方、レーザ光50を整形して一の分割領域を一括して照射できる様にレーザ光50の照射領域を調整した後、照射領域に周期的な明暗のパターンを投影可能な様にレーザ光50の強度をマイクロスリット55で光学変調して一の分割領域を照射し、更に少なくとも一回該明暗のパターンが重複しない様に照射領域をずらして同一の分割領域を再度照射して結晶化を行ない、レーザ光の照射領域を次の分割領域に移して該結晶化を繰り返す。

【0026】続いて（b）に示す様に多結晶シリコンに転換された半導体薄膜5をアイランド状にパタニングする。この上に、プラズマCVD法、常圧CVD法、減圧CVD法、ECR-CVD法、スパッタ法などでSiO₂を10乃至400 nm成長させ、ゲート絶縁膜3とする。本例ではゲート絶縁膜3の厚みを100 nmにした。次いでゲート絶縁膜3の上にAl、Ti、Mo、W、Ta、ドーパ多結晶シリコンなど、あるいはこれらの合金を200乃至800 nmの厚みで成膜し、所定の形状にパタニングしてゲート電極1に加工

する。次いでP+イオンを質量分離を用いたイオン注入法で半導体薄膜5に注入し、LDD領域を設ける。このイオン注入はゲート電極1をマスクとして絶縁基板0の全面に対して行なう。ドーズ量は 6×10^{12} 乃至 $5 \times 10^{13} / \text{cm}^2$ である。加速電圧は例えば90KeVである。なお、ゲート電極1の直下に位置するチャネル領域Chは保護されており、Vthイオンインプランテーションで予め注入されたB+イオンがそのまま保持されている。LDD領域に対するイオン注入後、ゲート電極1とその周囲を被覆する様にレジストパターンを形成し、P+イオンを質量非分離型のイオンシャワードーピング法で高濃度に注入し、ソース領域S及びドレイン領域Dを形成する。この場合のドーズ量は例えば $1 \times 10^{15} / \text{cm}^2$ 程度である。加速電圧は例えば90KeVである。ドーピングガスには水素希釈の20%PH₃ガスを用いた。CMOS回路を形成する場合には、Pチャネル薄膜トランジスタ用のレジストパターンを形成後、ドーピングガスを5%乃至20%のB₂H₆/H₂ガス系に切り換え、ドーズ量 1×10^{15} 乃至 $3 \times 10^{15} / \text{cm}^2$ 程度、加速電圧は例えば90KeVでイオン注入すればよい。なお、ソース領域S及びドレイン領域Dの形成は質量分離型のイオン注入装置を用いてもよい。この後、半導体薄膜5に注入されたドーパントの活性化処理となる。この活性化処理は第一実施例と同様に、紫外線ランプを使ったRTA60を用いることができる。

【0027】最後に(c)に示す様に、ゲート電極1を被覆する様にPSGなどからなる層間絶縁膜7を成膜する。この層間絶縁膜7の成膜後、SiN_xをプラズマCVD法で約200乃至400nm堆積しパシベーション膜(キャップ膜)8とする。この段階で窒素ガス中350℃の温度下1時間程度アニールし、層間絶縁膜7に含有された水素を半導体薄膜5中に拡散させる。この後コンタクトホールを開口する。更にパシベーション膜8の上にAl-Siなどをスパッタリングで成膜した後所定の形状にパタニングして配線電極9に加工する。更にアクリル樹脂などからなる平坦化層10を約1µmの厚みで塗工後、これにコンタクトホールを開口する。平坦化層10の上にITOやIXOなどからなる透明導電膜をスパッタリングし、所定の形状にパタニングして画素電極11に加工する。

【0028】図6に示した第二の実施例では、図5に示した第一の実施例で説明した方法と同様にして非晶質半導体薄膜を結晶化させる。但し、トップゲート構造である本実施例の場合はボトムゲート構造である第一の実施例と異なり、ゲート電極のパターンが形成される前の段階で結晶化を行なう為、ガラスなどからなる絶縁基板の収縮については第一の実施例よりも許容度が大きい。そのため、より大出力のレーザ照射装置を用いて結晶化処理を行なえる。

【0029】図7は、第一実施例又は第二実施例に係る薄膜トランジスタを用いたアクティブマトリクス型表示装置の一例を示す。図示する様に、本表示装置は一对の絶縁基板101、102と両者の間に保持された電気光学物質103とを備えたパネル構造を有する。電気光学物質103としては液晶材料が広く用いられている。下側の絶縁基板101には画素アレイ部104と駆動回路部とが集積形成されている。駆動回路部は垂直駆動回路1

05と水平駆動回路106とに分かれている。また、絶縁基板101の周辺部上端には外部接続用の端子部107が形成されている。端子部107は配線108を介して垂直駆動回路105及び水平駆動回路106に接続している。画素アレイ部104には行状のゲート配線109と列状の信号配線110が形成されている。両配線の交差部には画素電極111とこれを駆動する薄膜トランジスタ112が形成されている。薄膜トランジスタ112のゲート電極は対応するゲート配線109に接続され、ドレイン領域は対応する画素電極111に接続され、ソース領域は対応する信号配線110に接続している。ゲート配線109は垂直駆動回路105に接続する一方、信号配線110は水平駆動回路106に接続している。画素電極111をスイッチング駆動する薄膜トランジスタ112及び垂直駆動回路105と水平駆動回路106に含まれる薄膜トランジスタは、本発明に従って作成されたものであり、従来に比較して移動度が高くなっている。従って、駆動回路ばかりでなく更に高性能な処理回路を集積形成することも可能である。

【0030】ここで、本発明にかかるレーザ照射装置の他の実施例を図8に示す。図8において、51は大出力エキシマレーザ光源、52は矩形形状ビーム整形スリット、53はビームホモジナイザ、54は集光レンズ、55aは位相シフトマスク、57はミラーである。処理対象となる基板0には予め半導体薄膜4が成膜されている。基板0の表面側には位相シフトマスク55aが近接配置され、裏面側には加熱ランプ59が近接配置されている。レーザ光源51から発したレーザ光50は位相シフトマスク55aを介して基板0に照射され、半導体薄膜4を結晶化する。その具体的な方法は、図9に示されている。

② 【0031】ここで図9の説明に入る前に、位相シフトマスクの原理について説明する。位相シフトマスクは図10に示すようにたとえば石英基材に段差をつけ、段差の境界でレーザ光50の回折と干渉をおこさせ、レーザ光強度に周期的な空間分布を付与するものである。図10では段差部 $x=0$ を境界として左右で 180° の位相差を付けた場合を示している。一般にレーザ光の波長を λ とすると、屈折率 n の透明媒質を透明基材上に形成して 180° の位相差を付けるには、透明媒質の膜厚 t は、 $t=\lambda/2(n-1)$ で与えられる。石英基材の屈折率を1.46とすると、XeClエキシマレーザ光の波長が308nmであるから、 180° の位相差を付けるためには334.8nmの段差をエッチング等の方法でつければよい。また SiN_x 膜を透明媒質としてPECVD、LPCVD等で成膜する場合は、 SiN_x 膜の屈折率を2.0とすると、 SiN_x 膜を石英基材上に154nm成膜し、エッチングして段差を付ければ良い。 180° の位相をつけた位相シフトマスク55aを通過したレーザ光50の強度は、図10に示すように周期的強弱のパターンを示す。

【0032】この段差そのものを繰り返し周期的に形成したマスクが図11に示すような周期的位相シフトマスク55aである。図11では位相シフトパタンの幅とパタン間距離はともに3 μm である。シリコンからなる半導体薄膜4と位相シフトマスク55aの距離を d とすると、 d が大きくなるほど回折の影響が大きくなり、レーザ光強度の変調周期は長くなる。 d の値は0.05～3.0mm程度が望ましい。位相差は必ずしも 180° である

必要はなく、レーザ光に強弱を実現できる位相差であればよい。レーザ光は波長308nmのXeClエキシマレーザ光で、1ショットのパルス継続時間は20~200nsである。上記条件で位相シフトマスク55aを、レーザ光源とガラス基板0上の非晶質シリコンからなる半導体薄膜4との間に挿入し、パルスレーザ光を照射すると、周期的位相シフトマスク55aを通過したレーザ光は段差部で回折と干渉を起こし、周期的に強弱がつく。レーザ光が強い部位では半導体薄膜4は完全に熔融し、レーザ光が弱い部位との間で温度勾配が生ずる。この状態では完全熔融シリコンの部位に横方向の結晶成長が進み、1ショットで片側約0.3~3.5μmほど横方向結晶成長する。この横方向結晶成長距離よりも短い距離だけ位相シフトマスク55aを移動させてレーザ光のショットを繰り返すことにより、横方向に結晶が連続的に成長して行く。

【0033】本発明の方法による結晶成長の様子を模式的に示したものが図9である。図9(a)では強い光が照射されている明部のシリコン薄膜のみが熔融し、同時に弱い光が照射している暗部から熔融部分に向かい横方向結晶成長が進む。図9(b)に示すように、段差部を周期的に形成したボタンを有する位相シフトマスク55aを、結晶成長方向に横方向結晶成長距離よりも等しいか短い距離ΔSだけずらし、再び1ショットレーザ照射する工程を繰り返すと、矩形状レーザ光の照射領域の全面が結晶化する。この方法では結晶成長方向に結晶粒界がない、極めて高品質の結晶性シリコン薄膜が得られる。

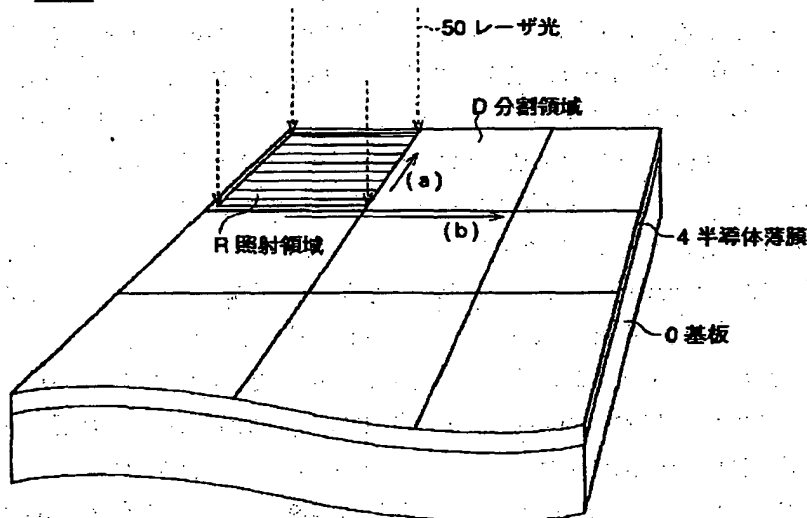
【0034】ここで、前に説明した図1は図9の工程を立体的に示したものである。図1で示す(a)の方向にレーザ光50を約1μm毎に移動させて最初の分割領域D内を結晶化させ、次いで(b)の方向にシフトさせることを繰り返すことで、基板0の全面を結晶化させることができる。この場合、矩形ビームの大きさはたとえば61mm×73mmで、矩形状のレーザ光50の断面積全体が上記の周期的位相シフトマスクで覆われている。このような周期的位相シフトマスクを用いると、矩形状ビーム全体についてみた場合に1回のレーザ照射ステップで結晶化が進む距離rは、 $r = 1$ 回の横方向成長距離×位相シフトパタンの本数で与えられる。従って本実施例の場合は位相シフトパタンの1周期が6μmであるから、矩形ビームのなかに10166本ボタンがあり、1回の照射で約1μm結晶成長が進むので、短軸の方向にステップさせる場合は6回のパルス照射で一分割領域D内の全面が結晶化する。ここで大型基板0全体を結晶化させるのに要するスループットを計算してみる。たとえば矩形状ビームの大きさが61×73mm²で、ガラス基板0の大きさが600×720mm²の場合は、(b)方向に隣り合う矩形状ビームの重なり幅を1mmとすると、レーザ発振周波数が10Hzのとき、基板全体を結晶化するのに要する全ショット数は約600ショットであるから、基板1枚あたりに要する結晶化のタクトタイムは約60秒となる。これは量産時のスループットとしては十分に速い。尚、周期的位相シフトマスクのパタン形状は直線状のスリットに限られるわけではなく、図2に示すように波状スリットパタン、シェブロンパタン、格子状パタン等でもよい。以上の様に、本実施例では、レーザ光を回折して周期的な明暗のパタンを形成可能な位相シフトマスクを用いて結晶化を行

なっている。光の回折を利用しているので、マイクロスリットに比べレーザー光の損失が少なくエネルギーの利用効率改善につながる。又、基本的に、位相シフトマスクを光路中に挿入するだけなので、光学系が比較的簡略である。

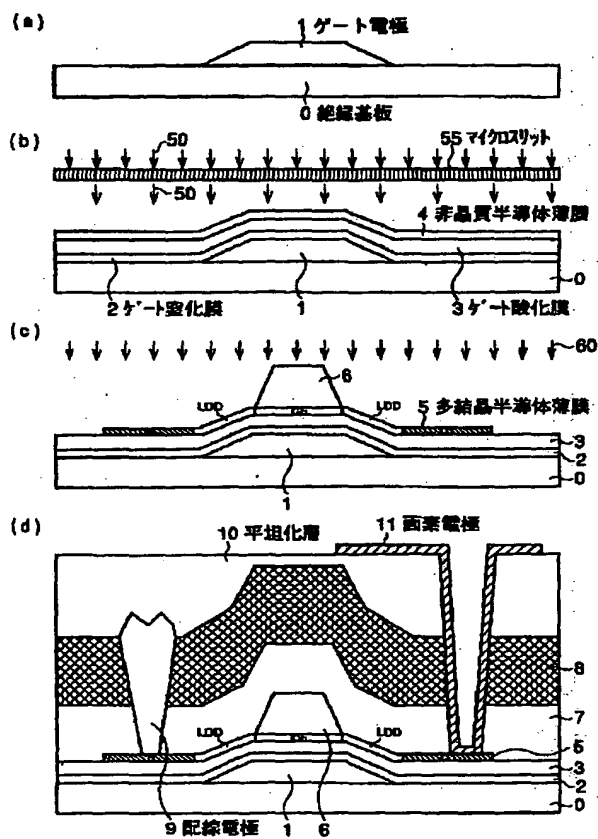
【0035】

【発明の効果】以上説明したように、本発明によれば、レーザーの単純なマルチショットでは得られない高品質で殆ど単結晶に近い結晶質のシリコン薄膜が得られる。本発明で得られた多結晶シリコン薄膜トランジスタの移動度は第一の実施例ではNMOSで $270 \sim 350 \text{ cm}^2/\text{Vs}$ 、PMOSで $160 \sim 250 \text{ cm}^2/\text{Vs}$ 、第二の実施例ではNMOSで $320 \sim 430 \text{ cm}^2/\text{Vs}$ 、PMOSで $160 \sim 220 \text{ cm}^2/\text{Vs}$ と大きい。本発明の多結晶シリコン薄膜トランジスタを液晶ディスプレイ、EL等の表示素子に応用すれば、周辺回路に高性能の演算素子等を形成することが可能になり、システム・オン・パネル化に向け本発明の効果は大きい。特に、位相シフトマスクを用いて結晶化を行えば、光の回折を利用しているのでレーザー光の損失が少なくエネルギーの利用効率改善につながる。又、基本的に、位相シフトマスクを光路中に挿入するだけなので、光学系は簡単である。

【図1】



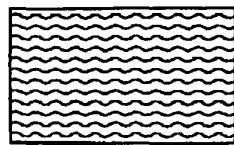
【図2】



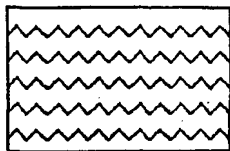
【図6】



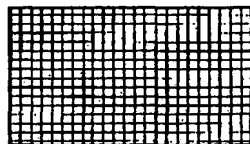
(a) 直線スリット



(b) 波状スリット

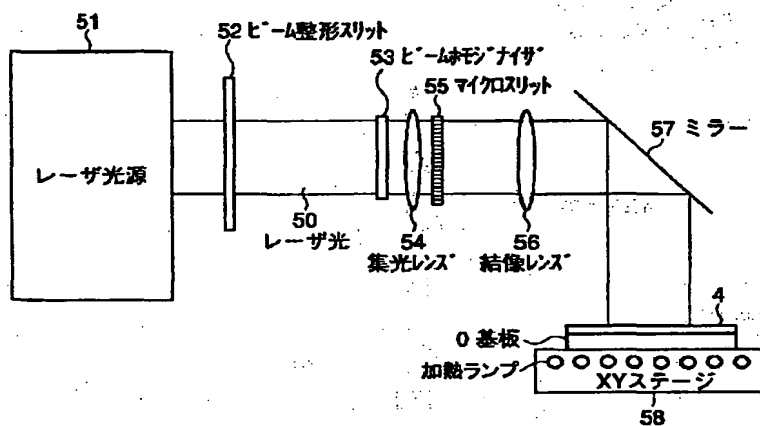


(c) シェブロン

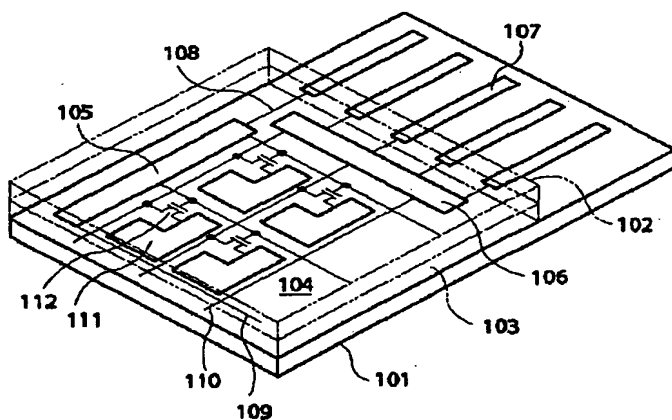


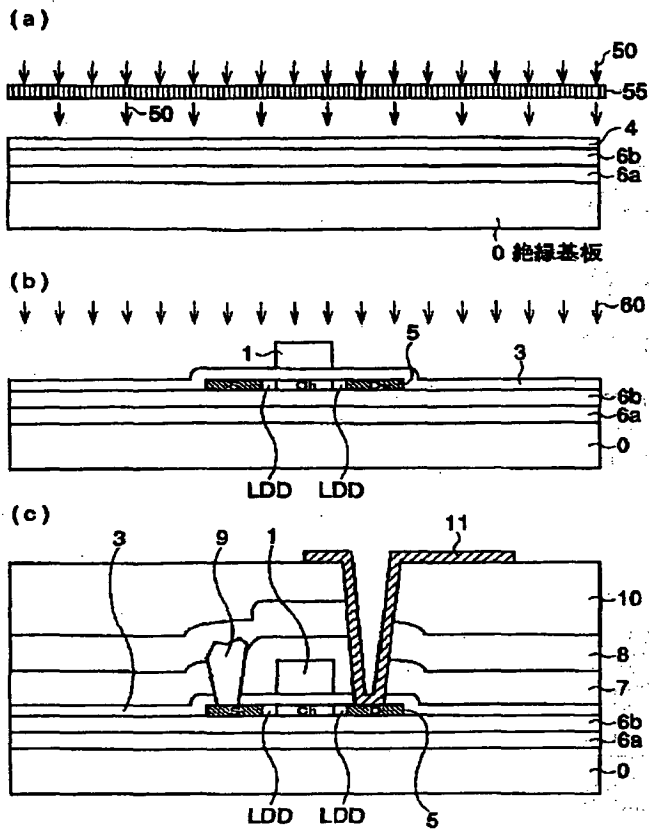
(d) 格子状スリット

【図 3】

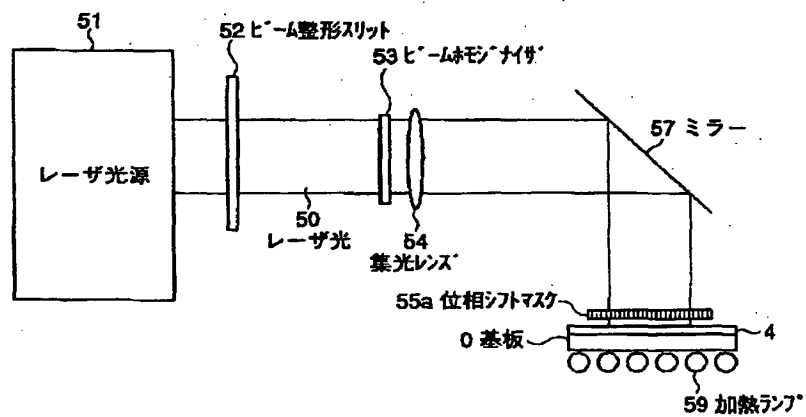


【図 7】



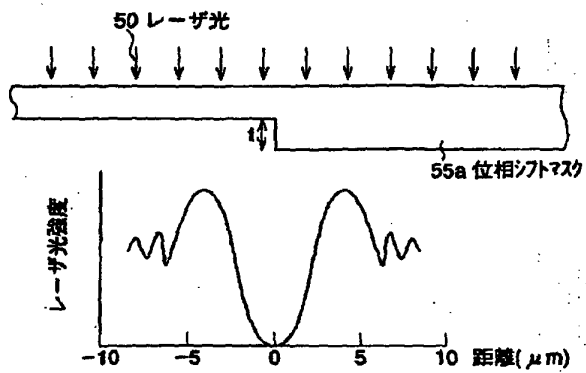


【図8】

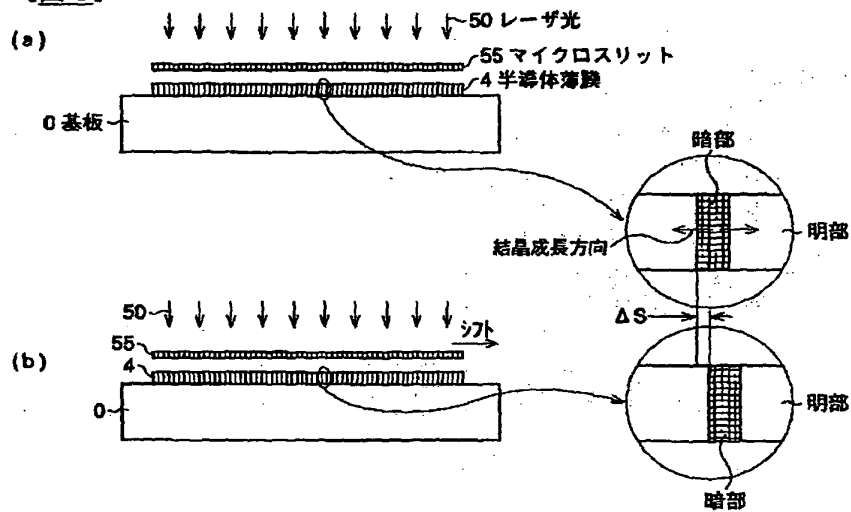


【図9】

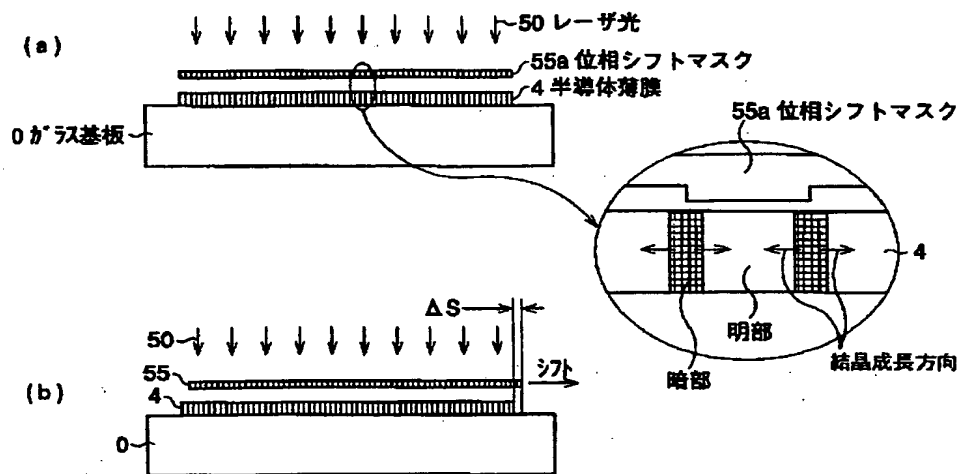
【図10】



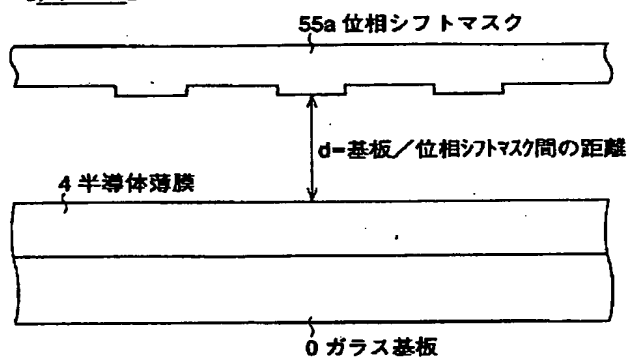
【図4】

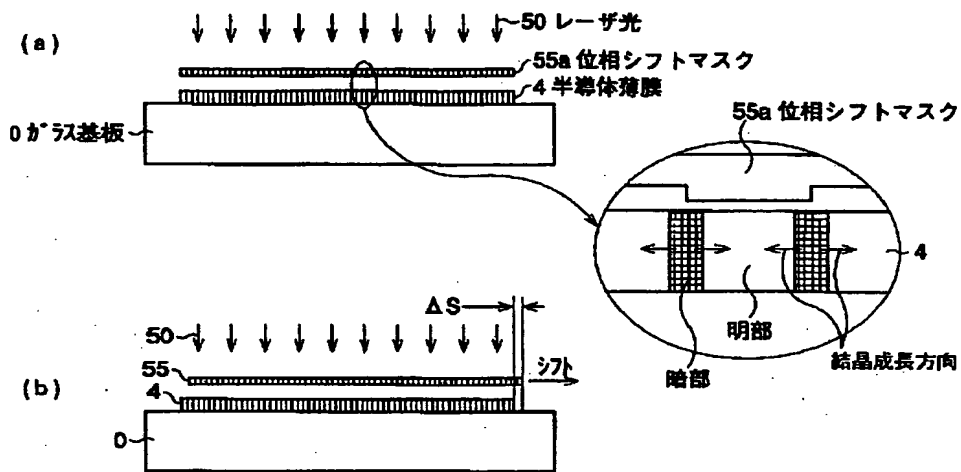


【図5】

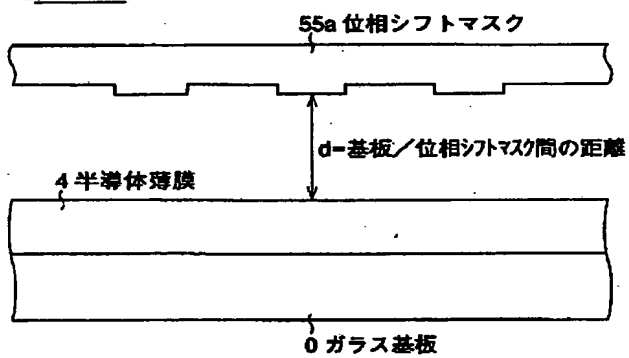


【図 1 1】





【図 1 1】



Two-Dimensionally Position-Controlled Ultra-Large Grain Growth Based on Phase-Modulated Excimer-Laser Annealing Method

M. NAKATA and M. MATSUMURA
Department of Physical Electronics,
Tokyo Institute of Technology
O-okayama, Meguro-ku, Tokyo 152-8550, JAPAN
Phone: +81-3-5724-2696, fax: +81-3-5734-2559,
E-mail: nakata@silicon.pe.titech.ac.jp

Abstract

A cross-coupled phase-shift mask method has been proposed for growth of two-dimensionally position-controlled ultra-large grains using excimer-laser annealing. In the proposed method, one of two masks is placed at the suitable distance from the sample to form gentle laser-light intensity gradient and to enhance large grain growth, and the other is placed just on the sample surface to form a steep temperature dip in the Si film and to control the position of grains. Grains as large as 14 μm were formed at two-dimensionally pre-designed positions.

Introduction

Low-temperature (<600°C) preparation method of polycrystalline Si (poly-Si) films aiming at the active layer of high-performance thin-film transistors (TFTs) is of a hot topic in display research fields. The present low-temperature poly-Si TFTs are not satisfactory from a viewpoint of the field effect mobility, leakage current and threshold voltage control. This is because these TFT parameters are influenced strongly on traps at the grain boundary. It is, therefore, obvious that the single crystal silicon (c-Si) TFT is the ultimate solution without grain boundary in the channel. To grow grains larger than TFT feature size at desired positions is thus a keyword for realizing this goal.

An excimer-laser annealing (ELA) method [1] seems the most promising for low-temperature ultra-large grain growth among various similar technologies since only this method can melt the Si thin-film on a non-heat tolerant glass substrate. We have proposed the phase-modulated ELA (PMELA) [2] method by transferring a well-known phase-shift concept in the high-resolution photolithography to the ELA area. By this method, large grains can be grown laterally in the molten Si film along the excimer-laser light intensity gradient [3] formed by the phase-shift mask. This intensity distribution can be controlled by the distance, d , between the phase-shift mask and the sample, and the phase-retardation, θ , which is determined by a step height of the phase-shifter pattern on the mask. By using the one-dimensional phase-shift pattern grains as large as 24 μm were grown on the organic-SiO₂ [4] (spin-on-glass) underlayer. This one-dimensional PMELA method, however, could control the position of large grains only one-dimensionally. By the two-dimensional PMELA method with the circular phase-shift pattern [5], position control is possible but many large grains with a sector form grow from the center of the pattern. This is because a radius of curve of the temperature distribution near the

center is large and many nuclei can be born at the center with the quasi-uniform temperature distribution. In order to restrict nucleation site area sufficiently narrow, the light intensity should be changed sharply near the center. This condition can not be satisfied by the two-dimensional PMELA but can be satisfied by the separate and cross-coupled phase-shift mask method proposed here. Growth of two-dimensionally position controlled ultra-large grains has been clearly demonstrated.

Proposal of separate and cross-coupled phase-shifters

We propose here a new two-dimensionally position-controlled ultra-large grain growth method using separate and cross-coupled phase-shifters (mask #1, mask #2) as schematically shown in Fig. 1. The mask #1 is just on the sample surface, but the mask #2 is placed a few mm apart from the sample surface. The interference effects of light-rays through the mask #2 modulate the laser-light intensity distribution on the sample surface one-dimensionally (along the x direction) with a large special periodicity as schematically shown in Fig. 2 (a). The mask #1 modulates the intensity distribution also one-dimensionally but along the y direction as shown in Fig. 2 (b). Since the mask #1 is placed

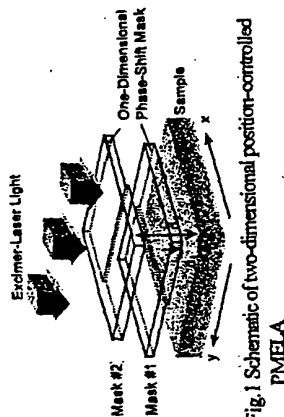


Fig. 1 Schematic of two-dimensional position-controlled PMELA

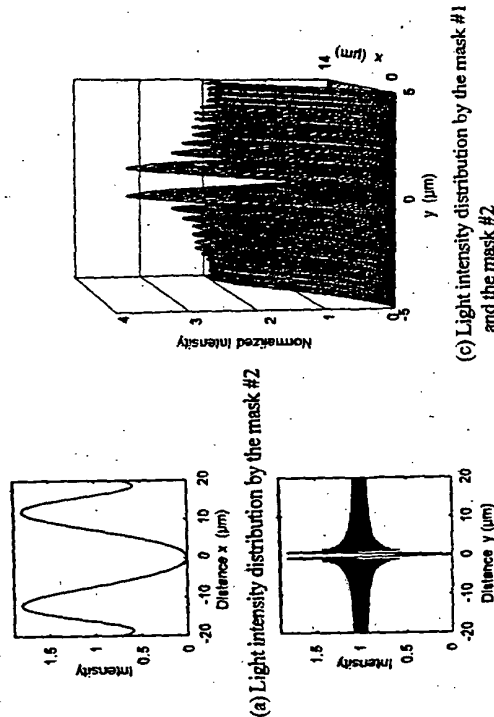


Fig. 2 Light intensity distribution. (a) Light intensity distribution by the mask #2 (b) Light intensity distribution by the mask #1 (c) Light intensity distribution by the mask #1 and the mask #2

just on the sample surface, the period of the light intensity oscillation along the y direction is extremely short compared with that along the x direction. The resulting light intensity distribution through the mask #1 and the mask #2 is given by a product of each distribution shown in Figs.2 (a) and (b), respectively, and shown schematically in Fig.2 (c). The distribution has the gentle slope along the x direction, but has the large dip at $y=0$ together with many weak dips and peaks with short period along y direction. Gentle slope along the x direction determines predominately the melt/solid interface line i.e., position of nuclei for large grains along y direction. The mask #1 can modulate the melt/solid interface line only at $y=0$. This is because the effects of thermal diffusion are pronounced along the y direction, resulting in the uniform temperature distribution along the y direction except at $y=0$. Thus the nucleation site for large grain growth can be designed two-dimensionally.

Theoretical results

Time-dependent two-dimensional temperature, T, distribution has been analyzed numerically by virtue of time-dependent and quasi three-dimensional simulation for heat flow. The sample is of the 200nm-thick amorphous Si (a-Si) on a semi-infinitely thick organic-SOG underlayer. For simplicity, the Si film was assumed so thin that T is uniform along its thickness direction, and the thermal flow from the Si film to the organic-SOG underlayer was approximated by one-dimensional vertical heat flow. Details of calculation are presented elsewhere [6]. We assumed that the initial temperature is uniform throughout the sample and 500°C, and ignored the latent heat effects. This is because our main concern is in melting kinetics and in a super-cooled liquid state where grain growth takes place.

Figure 3 shows the two-dimensional T distribution when the distances (d_1 , d_2) between the phase-shifters and the sample are $d_1=3\mu\text{m}$ and $d_2=800\mu\text{m}$, respectively, and the phase-retardations (θ_1 , θ_2) are $\theta_1=\theta_2=180^\circ$, respectively. At $t=20\text{ns}$, when an excimer-laser light pulse stops, there appear a gentle temperature gradient along the x direction but many dips and peaks along the y direction due to the light intensity oscillation as shown in Fig.3 (a). As time advances, heat flows not only to the organic-SOG underlayer vertically but diffuses also laterally

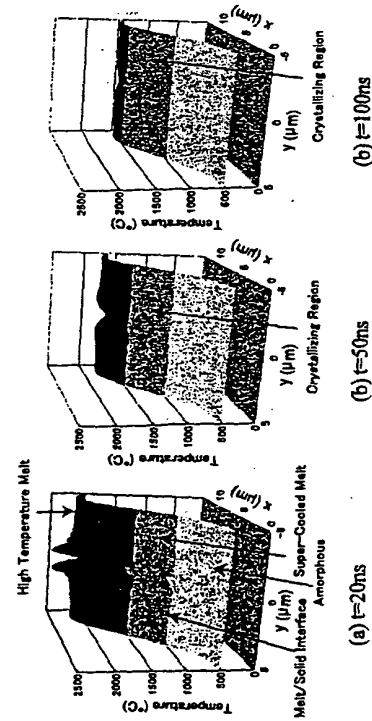


Fig.3 Time-dependent two-dimensional temperature distribution

in the Si film. As a result, the T distribution along the y direction is flattened gradually as shown in Figs.3 (b) and (c) since the period of the light intensity oscillation along the y direction is extremely short. The high thermal conductivity of molten Si enhances also flattening of temperature distribution [6]. On the other hand, the effects of the lateral thermal flow are so weak for the x direction that there are no clear diffusion effects along the x direction, and there remains a gentle temperature gradient for a long time.

We state how large grains can grow at two-dimensionally pre-determined positions in detail. At $t=20\text{ns}$, the unmolten region penetrates deeply into a large x region at $y=0$, and the melt/solid interface juts out into the molten Si region to form a nose, by the effects of the sharp light intensity dip formed by the mask #1 as shown in Fig.4 (a). Dense nuclei are then born simultaneously along the melt/solid interface line and also in the partially molten Si region behind the interface, and all nuclei start to grow, in principle, along all directions. The grain, however, stops growing provided that another grain has already grown ahead of it. Hence, large grains can grow only from nuclei born at the melt/solid interface. Grains at the melt/solid interface outside the nose can grow only along the x direction by mutual collision as the conventional PMELA. There is, however, a unique nucleus at the top of the nose of the melt/solid interface. This nucleus can grow along not only the x direction but also the y directions since there are no nuclei on both sides and also its ahead. As time advances, the effects of the thermal diffusion becomes so remarkable that the temperature in the super-cooled melt is practically flattened along the y direction even around $y=0$ as shown in Figs.3 (b) and (c). The grain growing from the nucleus born at the top of the nose, therefore, can grow further two-dimensionally in the super-cooled melt, resulting in a position-controlled large grain. Provided that the rate of grain growth for all directions is constant, the collision of grains i.e., grain boundary occurs at the position of equal distances from the top of the nose and from the melt/solid interface line. Figure 4 (b) shows schematically the shape of the grain growing from the top of the nose and from the interface line. The position-controlled grain becomes wide as the nose becomes narrow and long.

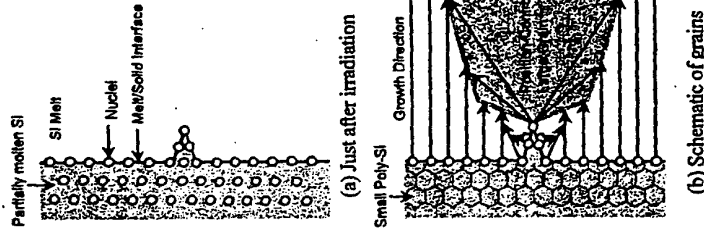


Fig.4 Proposal of two-dimensionally position-controlled grain growth

Experimental results

Samples were of a capping- $\text{SiO}_2(400\text{nm})/\text{a-Si}(200\text{nm})/\text{SiO}_2(50\text{nm})/\text{organic-SOG}(400\text{nm})$ structure on the Si substrates with a 850nm-thick thermal oxide. The a-Si film was deposited by a low-pressure chemical vapor deposition method at 500°C from disilane. SEM photographs of the crystallized sample surface for $d_1=0$, $d_2=800\mu\text{m}$ and $\theta_1=\theta_2=180^\circ$ after Secco

etching are shown in Fig. 5. There appeared an a-Si (black) region, a small poly-Si (white dots) region and a laterally grown grain (sharp white lines) region corresponding to the intensity distribution modulated by the mask #2. There appeared clearly the effects of the mask #1 as a sharp zigzag pattern of the a-Si/small poly-Si interface. And the effects became unclear in the higher laser-light intensity region generated by the mask #2. This is predominately because thermal conductivity of Si increases a great deal by melting. Since the similar lateral growth occurs from the opposite direction for $x > 12\mu\text{m}$ where the light intensity took the maximum, almost the same large grains grew in two rows along the y direction. As a result, neighboring two large grains ($4\mu\text{m} \times 5\mu\text{m}$) were formed with a half pitch of the phase-shift patterns on the masks #1 and #2, resulting in the two-dimensional array of large grains.

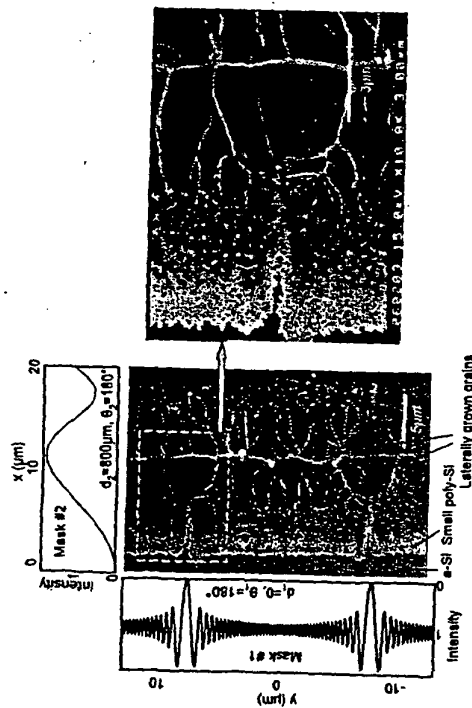


Fig. 5 Light intensity distribution and SEM images of Si crystallized film for $d_1=0$, $d_2=800\mu\text{m}$ and $\theta_1=\theta_2=180^\circ$

Figure 6 shows the growth length when the value of d_2 changed but d_1 , θ_1 and θ_2 were kept the same ($d_1=0$, $\theta_1=\theta_2=180^\circ$). Since the light intensity gradient modulated by the mask #2 became gentle as d_2 increased, the growth length became long in proportion to the square root of d_2 . The relatively large grain, however, could grow when the value of d_2 was extremely small. This is because a two-dimensional temperature dip was generated in the small Si region near the center by the effects of two-dimensional thermal diffusion and a nucleus born there could grow all directions [6]. A SEM photograph of the sample surface for $d_1=0$, $\theta_1=15^\circ$, $d_2=10.5\text{mm}$ and $\theta_2=180^\circ$ after Secco etching is shown in Fig. 7. Grains as large as $14\mu\text{m}$ were formed at a desired positions.

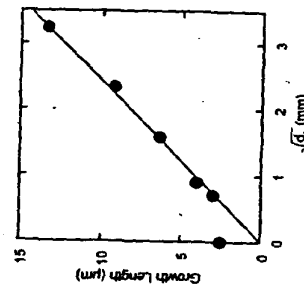


Fig. 6 Growth length for several values of d_2

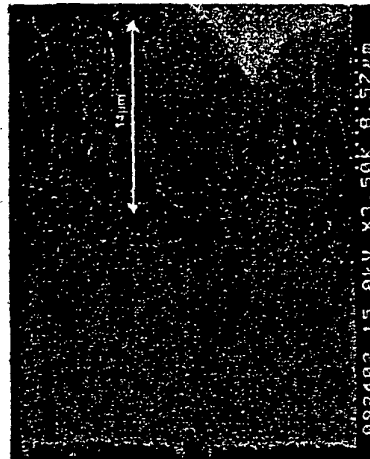
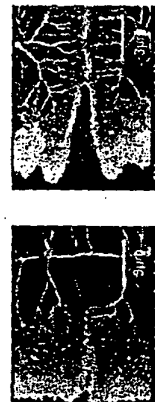


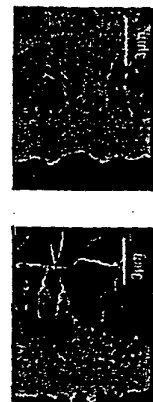
Fig. 7 SEM image of $14\mu\text{m}$ -long Si grains crystallized for $d_1=0$, $\theta_1=15^\circ$, $d_2=10.5\text{mm}$ and $\theta_2=180^\circ$



Fig. 8 SEM image of Si crystallized film for $d_1=800\mu\text{m}$ and $\theta_1=\theta_2=180^\circ$
A half pitch of the mask #1 pattern was $6\mu\text{m}$



(a) $d_1=0$, $\theta_1=180^\circ$



(b) $d_1=15\mu\text{m}$, $\theta_1=80^\circ$

(c) $d_1=0$, $\theta_1=15^\circ$

Fig. 9 SEM image of Si crystallized film for several values of d_1 and θ_1

process window to more than 15 μ m for the distance between the sample and the mask #1 by the use of the small phase retardation of about 15°.

Conclusion

We have a proposed two-dimensionally position-controlled large grain growth method using cross-coupled phase-shifters; one of which is placed at the suitable position from the sample and the other is placed just on the sample surface. Array of large grains with two rows could be grown with a half pitch of phase-shift patterns. Grains as large as 14 μ m were crystallized at their desired positions. And the pitch of large grains could be as narrow as the width of the grain.

Reference

1. T. Sameshima, S. Usui, and M. Sekiya, *IEEE EDL*, 7, (1986) 276.
2. C. H. Oh, M. Ozawa and M. Matsumura, *Jpn. J. Appl. Phys.*, 37, (1998) L492.
3. K. Ishikawa, M. Ozawa, C. H. Oh and M. Matsumura, *Jpn. J. Appl. Phys.*, 37, (1998) 731.
4. S. Yoshimoto, C. H. Oh and M. Matsumura, To be published in *Jpn. J. Appl. Phys.*
5. C. H. Oh and M. Matsumura, *Jpn. J. Appl. Phys.*, 37, (1998) 5474.
6. M. Nakata, K. Inoue and M. Matsumura, To be published in *Jpn. J. Appl. Phys.*

THE LATERAL GRAIN GROWTH OF ELA POLY-SI BY EMPLOYING SELECTIVE MELTING AND LATERAL HEAT SINK

Jae-Hong Jeon, Min-Cheol Lee, Jin-Woo Park and Min-Koo Han
School of Electrical Engineering, Seoul National University, Seoul 151-742, KOREA

A new excimer laser recrystallization method, which is aimed at increased grain size as well as ordered grain boundary locations, is proposed. The proposed method employs aluminum patterns on amorphous silicon layer. The aluminum patterns act as a beam shield for the selective melting of amorphous silicon layer and a lateral heat sink during the solidification period of molten layer. As a result of excimer laser irradiation, the lateral grain growth takes place at the interface between the molten and unmolten regions. TEM observation has revealed that the well-arranged large grains are successfully obtained exhibiting the grain size in micrometer order. High performance poly-Si TFT has been also fabricated by employing the proposed excimer laser annealing method. The electrical characteristics of TFT have been considerably improved due to the lowered density of grain boundaries, which degrade carrier mobility and cause large leakage current in poly-Si TFTs.

INTRODUCTION

Excimer laser annealing (ELA) is the best candidate for the formation of polycrystalline silicon (poly-Si) film on glass or plastic substrate because it is low temperature process and produces high quality of poly-Si film (1,2). Although ELA poly-Si TFTs exhibit excellent characteristics such as high field effect mobility and large driving current, the grain boundaries, which are inherently incorporated in poly-Si film, degrade the electrical characteristics of poly-Si TFTs. At the grain boundaries, there exist a lot of trap states, so that large leakage current during off state is generated at the drain depletion region under high electric field. The insufficient carrier mobility of poly-Si TFTs also originates from the grain boundary. For these reasons, the density of grain boundaries in the poly-Si channel should be lowered via increasing the grain size. In conventional ELA, the grain size is typically very small due to rapid solidification process. This fast solidification time does not permit the grain size exceeding 100nm. Therefore, inducing the lateral grain growth is an effective way to increase the grain size (3,4,5).

The purpose of our work is to report a new excimer laser annealing method which induces the lateral grain growth easily. The proposed method employs aluminum (Al) patterns as a laser beam shield for the selective melting of amorphous silicon (a-Si) during laser irradiation. The abrupt thermal gradient between the molten and unmolten regions makes the nucleation occur preferentially at the melting boundary. The subsequent solidification proceeds in lateral direction enhanced by the lateral heat sink action of highly thermal conductive Al pattern. The Al beam shield is formed by the deposition of an Al layer on a-Si and photo-lithographic patterning. The Al pattern can be

Effects of a Low-Melting-Point Underlayer on Excimer-Laser-Induced Lateral Crystallization of Si Thin-Films

Wen-Chang YEH* and Masakiyo MATSUMURA

Department of Physical Electronics, Tokyo Institute of Technology, 2-12-1 O-okayama, Meguro-ku, Tokyo 152-8550, Japan

(Received October 23, 2000; accepted for publication January 26, 2001)

The effects of an ultrathin metallic underlayer on excimer-laser crystallization of Si thin-films have been investigated experimentally. For a Si/Cr/SiO₂ structure, the grain size became 1.3 times larger than that for the simple Si/SiO₂ structure. This enlargement resulted from the formation of an ultrathin liquid layer of Cr-Si eutectic alloy, which suppresses heterogeneous nucleation at the Si/SiO₂ interface. The Si layer mixes only partly with the ultrathin Cr layer, resulting in the formation of a large-grain-Si/CrSi_x bilayer structure.

KEYWORDS: poly-crystalline Si, thin-film solar cells, excimer-laser annealing, gradient method, lateral crystallization

1. Introduction

Polycrystalline silicon (poly-Si) thin-films solar cells are one of the most promising materials for realizing a high-performance and low-cost solar cell.¹⁾ The low-temperature preparation of these solar cells is desirable not only from an energy saving viewpoint but also from a cost reduction viewpoint. For the low-temperature prepared poly-Si thin-film solar cell, the grain size is usually the most critical factor since photo generated carriers arriving at the grain boundary can disappear by recombination, resulting in a low photo generated output current.^{2,3)} Although low-temperature deposition from a gas-phase source is possible, it leads generally to a grain size much smaller than 0.1 μm in diameter. The solid-phase crystallization process, another way of growing poly-Si at low temperatures, can yield large grains, but their size is still limited to 0.1 μm .⁴⁾ Thus, the layered structure of a thin seed layer with large grains with a gas-phase or solid-phase epitaxially grown thick layer on it is an attractive solution.

There are several low-temperature (<600°C) technologies for the preparation of the thin Si seed layer of large grains. Aluminum-induced crystallization⁵⁾ can yield large grains of around 10 μm , but this size is still not satisfactory. For the excimer-laser annealing (ELA)⁶⁾ of Si thin films (of a few 100 nm in thickness), grains are usually as small as 0.1 μm . However, preliminary experiments (PMELA: phase-modulated ELA)^{7–9)} have revealed the fact that by the introduction of an intensity gradient in the laser light, the grain size increases markedly to more than 10 times. We have succeeded in growing 0.16-mm-long grains by applying the porous SiO₂ underlayer to this PMELA method.^{10–12)} Further enlargement of PMELA-processed grains and successive Si epitaxial growth on them seem to be interesting approaches for obtaining poly-Si thin-film solar cells.

In the PMELA, there appears a supercooled region, where the temperature is less than the melting point, T_m , (=1415°C), in the molten Si layer just in front of the laterally moving melt-solid interface. Since there is a physical discontinuity between Si melt and solid SiO₂ at the Si/SiO₂ interface, heterogeneous random nucleation¹³⁾ will take place in the Si/SiO₂ interface and grains start to grow randomly from these nuclei. The temperature takes the lowest value at the Si/underlayer interface in the supercooled region,¹⁴⁾ and

this enhances the heterogeneous nucleation. The lateral grain growth is interrupted when laterally growing grains collide with these randomly growing grains in the melt. If a liquid thin layer is inserted at the interface between Si and SiO₂, one of the origins of the heterogeneous nucleation is suppressed, and in turn, lateral grain growth will not be interrupted by the heterogeneous nucleation but will continue further until homogeneous nucleation takes place in the molten Si layer. Based on this, we have proposed a layered solar-cell structure of epitaxial Si/PMELA-processed Si seed layer/low-melting-point layer/porous SiO₂ underlayer.^{10–12)} In this paper, the effects of a low-melting point layer have been investigated in detail.

2. Experimental

Figure 1 shows a schematic sample structure. The substrate was thermally oxidized Si. 25-nm-thick Cr was deposited on the SiO₂ layer by a magnetron sputtering deposition method. After a portion of the deposited Cr film was etched away, the 200-nm-thick a-Si film was deposited by low-pressure chemical vapor deposition (LPCVD) using Si₂H₆. Typical LPCVD conditions include: deposition temperature = 500°C, Si₂H₆ flow rate = 2.5 sccm, and pressure = 0.5 Torr. The Si film was then crystallized by the PMELA method.⁹⁾ PMELA conditions include: sample temperature = 500°C, phase retarda-

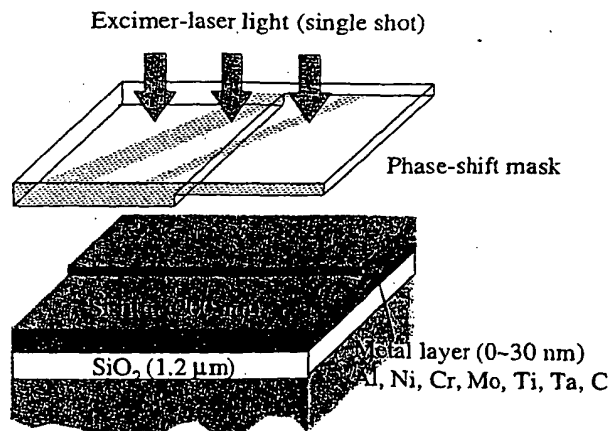


Fig. 1. Sample structure.

*E-mail: wyeh@silicon.pe.titech.ac.jp

tion $\theta = 180^\circ$, mask-sample spacing $d = 1.1$ mm and average laser light intensity $I = 750$ mJ/cm². Unless otherwise mentioned, these values are used throughout the paper.

The grain size was measured by scanning electron microscopy (SEM) after surface Secco-etching, and the effects of the Cr thin layer were evaluated by comparing the grain size for the Si/Cr/SiO₂ structure and that for the SiO₂ structure. The depth profile was investigated by Auger electron spectroscopy (AES), lattice constant by X-ray diffraction (XRD) and interface morphology using a stylus meter after removing the Si and Cr films, successively.

3. Experimental Results and Discussion

3.1 The effects of Cr layer on grain size

Figure 2 shows the SEM image of the PMELA-processed sample where the Cr thin film had a stripe-like pattern. Laser light intensity of 750 mJ/cm² was just below the maximum acceptable intensity for the Si film. The lateral growth started from an edge of the completely melted Si region, and progressed toward the region irradiated by higher intensity, i.e., toward the right.

The grain size in the Si/Cr/SiO₂ structure was about 1.3 times larger than that in the Si/SiO₂ structure. The starting position of lateral growth was, however, aligned along a single line independent of the structures with/without the Cr thin layer. This is because the lateral growth initiated from the edge of unmolten Si in the partly molten region and therefore, there was no difference in melting kinetics for both structures. While the stop positions of grain growth were different between the two structures. The lateral growth stops when ran-

dom nucleation takes place. This means that there was a clear difference in random nucleation kinetics in the Si melt between the two structures. It could be concluded therefore that nucleation occurred in the Si/SiO₂ structure prior to that in the Si/Cr/SiO₂ structure and that the heterogeneous nucleation is the predominant mechanism.

At the melting point, T_m , microscopic melting and crystallization rates are mutually balanced. Thus, for the crystal growth, the melt temperature at the melt-solid interface should be less than T_m , that is, supercooling is a common feature of crystal growth; thus, there is a possibility of random nucleation in the melt. If the melt is highly supercooled, the growth rate takes a large value and at the same time lucky atoms can easily form a small network in the melt, resulting in nucleation. There are clear differences in the nucleation mechanism at the Si/SiO₂ interface (heterogeneous nucleation) and that in the Si melt (homogeneous nucleation). The critical temperature, T_{homo} , for the homogeneous nucleation is reported to be 0.8 times T_m ,¹³⁾ i.e., 1075°C in the case of Si. Since the interface plays an important role for nucleation, the heterogeneous nucleation occurs at a higher temperature. The critical temperature, T_{hetero} , for the heterogeneous nucleation at the Si/SiO₂ interface is reported to be 1175°C,¹⁵⁾ i.e., 100°C higher than T_{homo} . It can be thus said that for the Si/SiO₂ structure, the heterogeneous nucleation takes place and that the PMELA-induced lateral grain growth stops when the melt temperature is reduced to 1175°C. For the Si/Cr/SiO₂ structure, a thin and low-melting-point Cr-Si alloy will be formed during PMELA as discussed later. This newly formed liquid layer separates the Si melt from the solid SiO₂ layer, preventing the heterogeneous nucleation. Thus, the molten Si can reduce its temperature without nucleation to less than T_{hetero} , resulting in elongation of the growth time.

It is interesting that lateral growth also took place in the high-energy-density region of the Si/Cr/SiO₂ structure from its boundary with the Si/SiO₂ structure as observed in the figure. This is another evidence of the difference in nucleation kinetics between the two structures as follows. Although modulated laser light was irradiated, there was no clear temperature slope in the Si melt near the peak intensity region due to lateral heat diffusion over a long melting duration. Lateral growth was difficult in this region, and small grains grew uniformly there as in the case of the conventional ELA. Lateral growth was possible, however, near the boundary of the two structures because nuclei could be born for the Si/SiO₂ structure while no nucleation took place for the Si/Cr/SiO₂ structure at a melt temperature between T_{homo} and T_{hetero} . Then, nuclei born in the Si/SiO₂ structure near the boundary of two structures could grow laterally towards the nuclei-free Si melt in the Si/Cr/SiO₂ structure. There was a small lateral growth from the opposite direction in the Si/Cr/SiO₂ structure. Such an opposite-direction growth is caused by an increase in the local temperature due to the release of latent heat during crystallization. Thus, a similar feature could also be observed in the other lateral-growth regions.

Figure 3 shows the grain size as a function of average laser light intensity I while the mask-sample spacing was fixed. There was no lateral growth for $I < 400$ mJ/cm², the critical value for complete melting of Si film. The Si film peeled off for $I > 800$ mJ/cm². The grain size decreased with decreasing I within this window. This is because a decrease

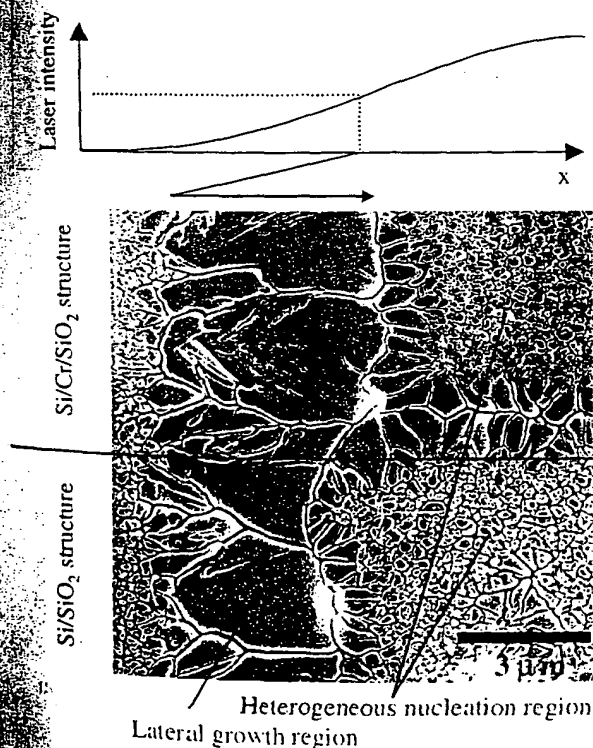


Figure 2. Surface SEM image after Secco-etching of laterally grown grains and outside Cr underlayer.

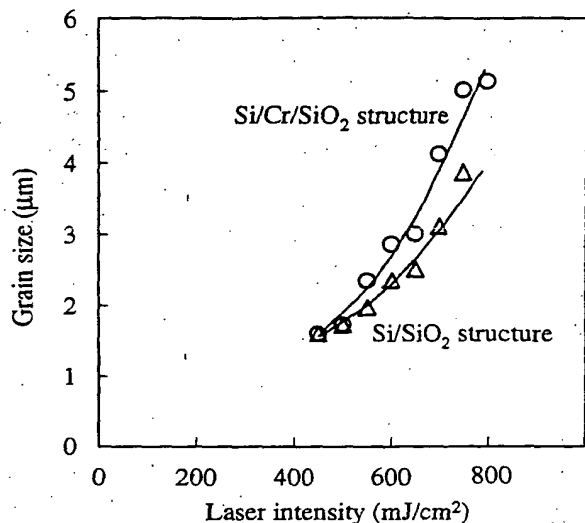


Fig. 3. Grain size as a function of average laser intensity.

in the temperature gradient will result in an earlier initiation of nucleation. The grain size in the Si/Cr/SiO₂ structure was 1.3 times larger than that in the Si/SiO₂ structure for $I = 800 \text{ mJ/cm}^2$, but the difference between them decreased with decreasing I .

Figure 4 shows the grain size as a function of mask-sample spacing, d . The grain size in both structures increased with increasing d , reached the maximum values of $5 \mu\text{m}$ and $3.9 \mu\text{m}$, respectively, at $d \sim 1.1 \text{ mm}$, and then decreased. Although the grain size in the Si/Cr/SiO₂ structure was about 1.3 times larger than that in the Si/SiO₂ structure, the maximum grain size was obtained at the same d for both structures.

Figure 5 shows the grain size dependence on the Cr layer thickness. The critical thickness was 5 nm , and the grain size was saturated for the Cr layer thicker than the critical value. This is because the continuous Cr film was not formed for the film thickness less than 5 nm , and the heterogeneous nucleation could take place in the region where the SiO₂ surface

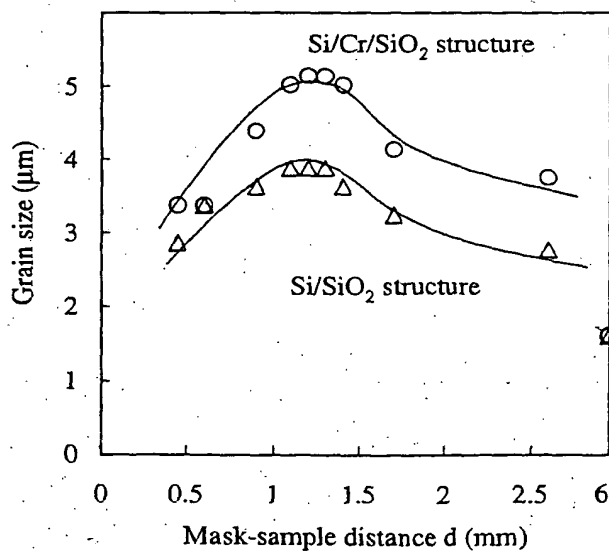
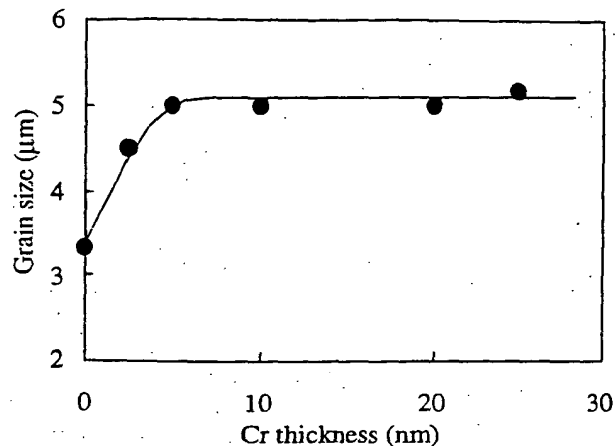
Fig. 4. Grain size as a function of mask-sample spacing d .

Fig. 5. Grain size as a function of Cr film thickness.

was not covered by Cr.

In order to demonstrate the desirable combined effects of the low-specific-heat underlayer and the Cr thin film, the 25-nm -thick Cr layer was deposited on a porous SiO₂ layer with

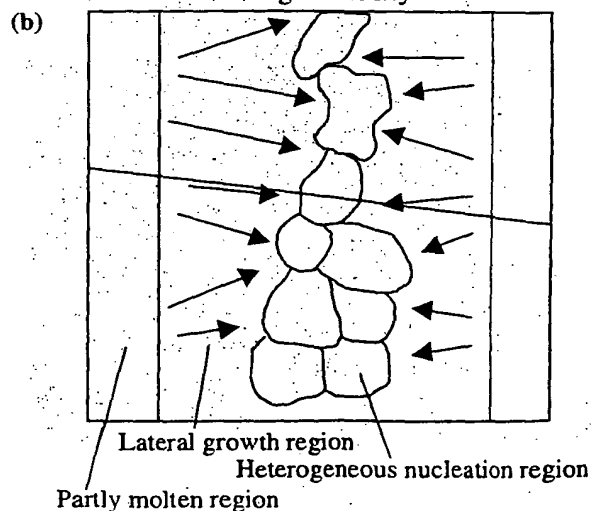
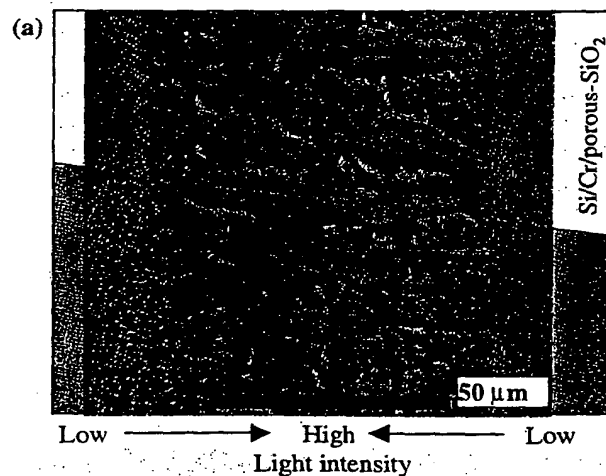


Fig. 6. Si film after PMELA on and outside Cr underlayer (a) surface optical image (b) schematic of grain boundary.

a porosity of 60%. Figure 6(a) shows a surface optical microscopic image for structures with/without the Cr layer. The protrusions arising from the volume expansion of liquid Si during ELA can appear only at the grain boundary where grains growing from both sides collide with each other. From these protrusions, the grain boundary can be easily identified and is illustrated in Fig. 6(b). Lateral grains had a long branch along the crystal growth direction as shown by arrows for both structures, while heterogeneous-nucleation-initiated grains appeared only in the Si/SiO₂ structure and had a disk-like structure. These nucleation-initiated grains were much larger than those in the Si/Cr/SiO₂ structure shown in Fig. 2. This is due to a lower nucleation rate and a longer melting duration when using porous SiO₂ as the underlayer.^{11,12,14)} Grain size for the Si/Cr/porous SiO₂ structure was also about 1.3–1.5 times larger than that for the Si/porous-SiO₂ structure.

3.2 Profile analysis of the Si/Cr/SiO₂ structure

AES depth profiles are shown in Figs. 7(a) and 7(b) for the Si(200 nm)/Cr(25 nm)/Mo(200 nm)/SiO₂ structures before and after ELA, respectively. The 200-nm-thick Mo layer prevents undesirable charging effects during the AES measurement. Since the Mo/Cr interface profile was not changed clearly by ELA, their mixing hardly seemed to occur, and Mo did not penetrate through the Cr thin film into the upper Si layer to intermix with it. There was, however, a clear bump in the Cr profile near the Si/Cr interface and penetration of Si into the Cr layer after ELA. This indicates that Si and Cr layers were intermixed during ELA to form a Si–Cr eutectic alloy. Since the AES sample had a thick Cr layer, the thin Cr layer for practical samples seems to intermix completely with

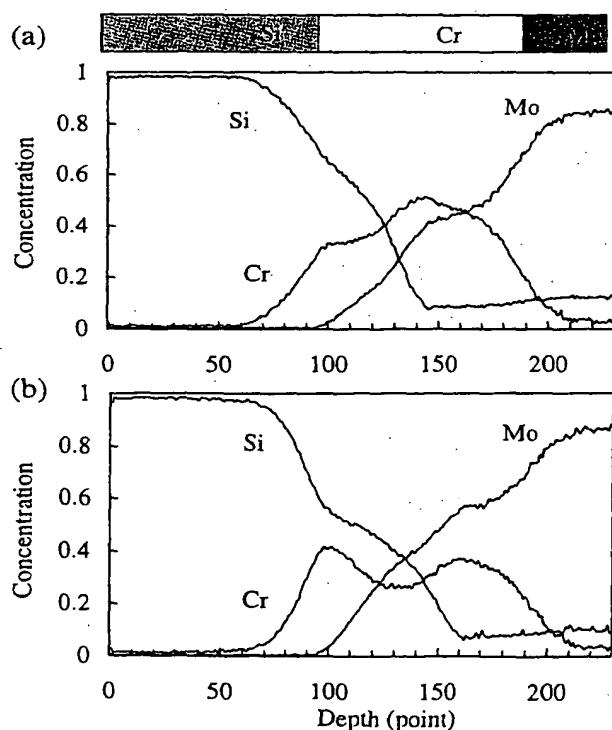


Fig. 7. AES depth profile of Si/Cr/Mo/glass structure before (a) and after (b) excimer-laser annealing.

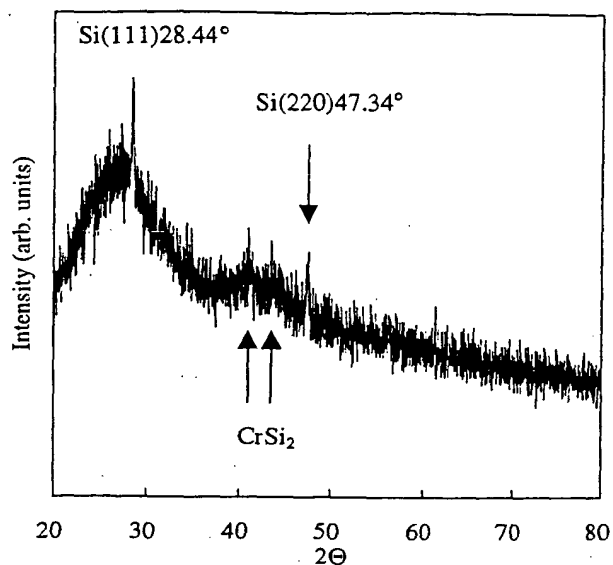


Fig. 8. XRD of Si/Cr/glass structure after PMELA.

Si to form a new bilayer structure of Si/Si–Cr allow when the laser light is intense.

Figure 8 shows the XRD spectrum of the crystallized Si/Cr/SiO₂ structure. Except for sharp diffraction peaks corresponding to (111) and (110) faces of crystallized Si, there appeared new but weak diffraction peaks around 40°–45° that were probably due to SiCr₂ silicide. The lattice constants estimated from Si(111) and (110) peaks were 28.44° and 47.34°, respectively, which are almost the same as those of single crystal Si. This result also supports the bilayer model of the Si/SiCr_x structure. Since the lattice constant of the top Si layer was the same as that of bulk Si, we expected that Si epitaxial growth would be possible on this sample to fabricate a thin-film solar-cell structure; this expectation was con-

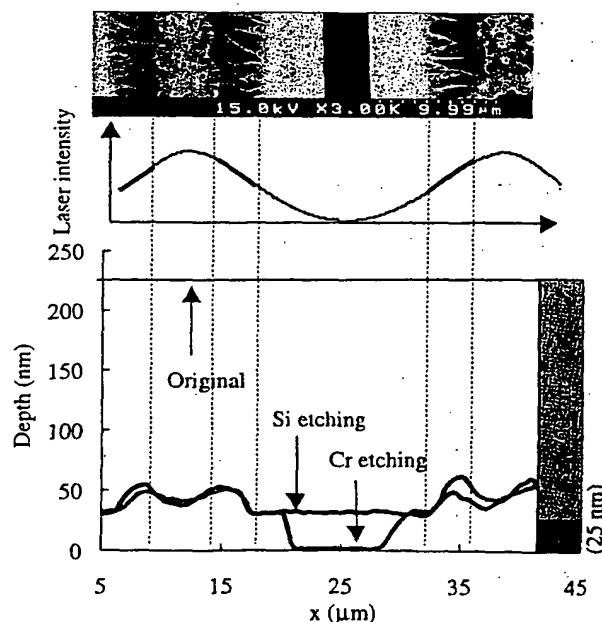


Fig. 9. Surface geometry after Si and Cr etching.

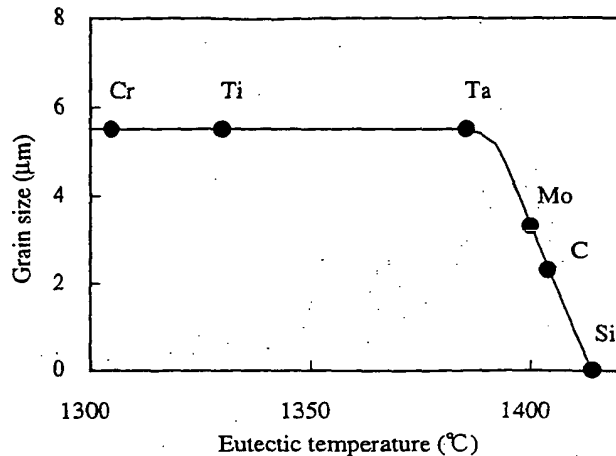


Fig. 10. Grain size as a function of metal.

firmed by solid-phase epitaxy on the PMELA-processed Si thin film.¹²⁾

Figure 9 shows the surface geometry after Si etching and successive Cr etching for the PMELA-processed Si/Cr/SiO₂ structure. Intensity distribution of laser light is also shown. The fact that most of the film was removed by Si etchant, indicates that top thick layer was of Si. For the region where only weak laser light was irradiated, the remaining film was completely removed by the Cr etchant as the nonirradiated sample. On the other hand, the remaining intensely irradiated film was not etched even by the Cr etchant, suggesting that Cr–Si alloy which is difficult to be etched by either Si etchant or Cr etchant was formed during PMELA. The higher the laser-light intensity, the thicker the film remaining after Cr etching. This is reasonable because more Cr reacted and mixed with underlying Si. The maximum remaining film thickness was still limited to about twice the initial Cr thickness.

3.3 Effects of metals

Similar grain size enlargement effects were observed for several metals other than Cr. Figure 10 shows the grain size for various metals. The x-axis denotes the minimum melting point of silicon-metal alloy. In the case that the underlayer is Si, the complete Si film could not melt completely and lateral growth was not induced. The grain size was smaller than 0.1 μm as in the case of uniform laser-light irradiation. The grain size increased with decreasing the melting point and was saturated at 5 μm for the melting point under 1380°C.

3.4 Discussion

From a static viewpoint, Si-metal alloys should solidify at their eutectic temperature, i.e., the alloy remains in a liquid state while the Si film on it is crystallizing. This is because the alloy will start to solidify at temperatures lower than its eutectic temperature in the ns regime as in the case of Si. The high critical temperature for heterogeneous nucleation is at-

tributed predominantly to the size effects, and in turn, it will decrease with the melting point as T_{homo} . Then, the alloy can remain in a liquid state when the Si film starts to solidify.

For metals having a low eutectic temperature with Si, such as Cr, the growth lengths were saturated as evident in Fig. 10. The temperature in the melt appears to reach the critical temperature of the homogeneous nucleation in the Si melt. Thus, the experimental results indicate that the critical temperature for homogeneous nucleation was about 50°C, one half of the expected value, lower than the critical temperature for heterogeneous nucleation. Another possible explanation is that the nucleation temperature does not decrease with the eutectic temperature. Si–Cr, Si–Ti and Si–Ta alloys have a similar temperature for solidification in the ns regime.

4. Conclusions

A 1.3 times enlargement of grain size has been achieved for the lateral growth of Si thin film by inserting a low-melting point metallic layer at the Si/SiO₂ interface. This enlargement effect results from the suppression of heterogeneous nucleation at the Si/SiO₂ interface. AES, SEM, XRD measurements and selective etching indicate that a layered structure of Si/SiCr₂ was formed on SiO₂ and that Cr content in the top Si layer is very low. Thus, Si epitaxial growth on the structure, i.e., the critical technology for application of this large grain growth technology to solar cell process, is possible. A similar grain size enlargement is expected for various materials such as Ge, Sn and Pb. However, the metal is more interesting from the viewpoint of application to solar cells since Si-metal alloy of low resistivity can be used as the bottom electrode.

- 1) R. B. Bergmann: *Appl. Phys. A* **69** (1999) 187.
- 2) H. C. Card and E. S. Yang: *IEEE Trans. Electron Devices* **24** (1977) 397.
- 3) K. A. Ghosh, C. Fishman and T. Feng: *J. Appl. Phys.* **51** (1980) 446.
- 4) T. Matsuyama, N. Terada, T. Baba, T. Sawada, S. Tsuge, K. Wakisaka and S. Tsida: *J. Non-Cryst. Solids* **198–200** (1996) 940.
- 5) O. Nast, T. Puzzer, C. Chou and M. Birkholz: to be published in *Proc. Int. Conf. 16th European Photovoltaic Solar Energy Conf.* (James & James Press, Glasgow, 2000).
- 6) H. Kuriyama, S. Kiyama, S. Noguchi, T. Kuwahara, S. Ishida, T. Nohda, S. Ishida, K. Sano, H. Iwata, H. Kawata, M. Osumi, S. Tsuda, S. Nakano and Y. Kuwano: *Jpn. J. Appl. Phys.* **30** (1991) 3700.
- 7) M. Matsumura: *Phys. Status Solidi A* **166** (1998) 715.
- 8) K. Ishikawa, M. Ozawa, C. H. Oh and M. Matsumura: *Jpn. J. Appl. Phys.* **37** (1998) 731.
- 9) C. H. Oh, M. Ozawa and M. Matsumura: *Jpn. J. Appl. Phys.* **37** (1998) L492.
- 10) W. C. Yeh and M. Matsumura: *Jpn. J. Appl. Phys.* **38** (1999) L110.
- 11) W. C. Yeh and M. Matsumura: *Mater. Res. Soc. Symp. Proc.* **557** (1999) 177.
- 12) W. C. Yeh and M. Matsumura: to be published in *Proc. Int. Conf. 16th European Photovoltaic Solar Energy Conf.* (James & James Press, Glasgow, 2000).
- 13) B. Chalmers: *Principle of Solidification* (John Wiley & Sons, New York, 1964).
- 14) W. C. Yeh and M. Matsumura: to be published in *Jpn. J. Appl. Phys.*
- 15) D. Dutartre: *J. Appl. Phys.* **59** (1986) 1977.

Highly Packed and Ultra-Large Si Grains Grown by a Single-Shot Irradiation of Excimer-Laser Light Pulse

Y. SANO^{*)}, W.-C. YEH and M. MATSUMURA

Department of Physical Electronics,
Tokyo Institute of Technology
Musashi Institute of Technology^{*)}

O-Okayama, Meguro-ku, Tokyo 152-8550, JAPAN.

Phone: +81-3-5724-2696, fax: +81-3-5734-2559,

E-mail: sano@silicon.pe.titech.ac.jp, URL: <http://silicon.pe.titech.ac.jp>

Abstract

A new phase-shift mask having smooth and periodic phase-shifter patterns has been proposed for an excimer-laser-induced large-grain growth method. Grains grown by a single-shot of KrF excimer-laser light pulse were 50 μ m in length with the packing density of nearly 100%. Laterally grown Si grains were predominantly (110)-faced. By inserting another mask with short-pitch phase-shifters just on the sample surface, 40 μ m-long grains were grown at desired positions with the packing density of around 60%.

1. Introduction

An excimer-laser annealing (ELA) method [1] seems the most promising for ultra-large grain growth of Si thin-films at low-temperatures (<600°C) among various similar technologies, since only this method can melt completely the Si thin-film for recrystallization on a non-heat tolerant glass substrate. We have proposed a phase-modulated ELA (PMELA) [2,3] method by transferring a well-known phase-shift concept in the high-resolution photolithography area to the ELA area. Phase of excimer-laser light wave is modulated by passing through the transparent quartz plate having abrupt thickness change (phase-shifter). The excimer-laser light intensity gradient is then formed on the sample surface by the Fresnel diffraction effects. We have shown that grains as large as 0.16mm [4] could be grown laterally in the molten Si

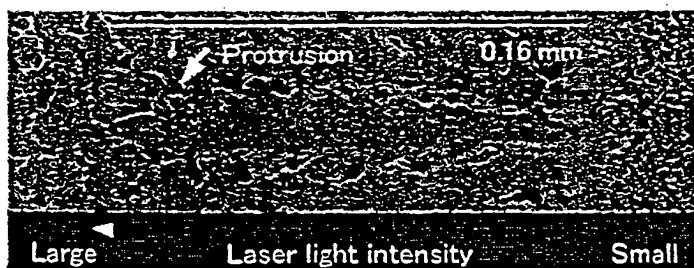


Fig.1 Surface optical microscope photo of 0.16mm-long grains.

film on the porous SiO₂ underlayer [5], as shown in Fig.1, along the intensity gradient. The packing density of such large grains, however, was far below the ideal value of 100% and the position of grains was controlled one-dimensionally.

This paper proposes advanced phase-shifters with smooth and periodic patterns. It was confirmed experimentally that the 100% packing density of 50 μ m-long grains could be grown by the new mask. By inserting another mask with step-like-change phase-shifters just on the sample surface [6], two-dimensional position-control was demonstrated for 40 μ m-long grains with the packing density of around 60%.

2. Advanced phase-shifter

In the previous PMELA experiments [3], large grains were grown only a part of the sample surface with a-Si and a small poly-Si regions of large area, resulting in a low packing density of large grains. This is because sharp step edge of the phase-shifter has the strong Fresnel diffraction effects for a long distance. The light intensity distribution had, in turn, sharp and dense spikes and dips when the phase-shifter pitch is shrunken for the purpose of packing large grains with high density. Nuclei are then born at each dip and collide with each other after short growth, resulting in small grains.

The ideal light intensity distribution for highly packed large-grains should have no spikes and dips but should change continuously and periodically from the minimum critical value for just-complete-melt of the Si thin film to the maximum acceptable value for the Si thin film as schematically shown in Fig.2. Since grains start growing bi-directionally from the minimum intensity positions and stop growing after collision with adjacent grains at the maximum intensity positions, there are no spaces for the uncrystallized a-Si region and the small poly-Si growth region. Grains are expected as large as one-half of the phase shifter pitch with the nearly 100% packing density.

The phase-shift-mask for preparing such an ideal light intensity distribution is schematically shown also in Fig.2. Since there is only continuous and periodic change in the mask thickness, phase of light waves after passing through the mask can change gradually along the mask surface. The light intensity on the sample surface, given by mutual interferences of light-rays passing through the whole area of the mask, can change only smoothly and periodically. By optimizing the mask-sample spacing, d , and the amplitude, M , of the sinusoidal variation of the mask thickness, the nearly ideal intensity distribution can be obtained.

3. Theoretical optimization

Snell's law should be satisfied at the boundary between the mask and air. Thus trace of light-rays after passing through the mask can be visualized as shown in Fig.3. In the convex boundary area there appears focusing phenomenon of light-rays as a micro focusing lens, while in the concaved boundary area defocusing phenomenon of

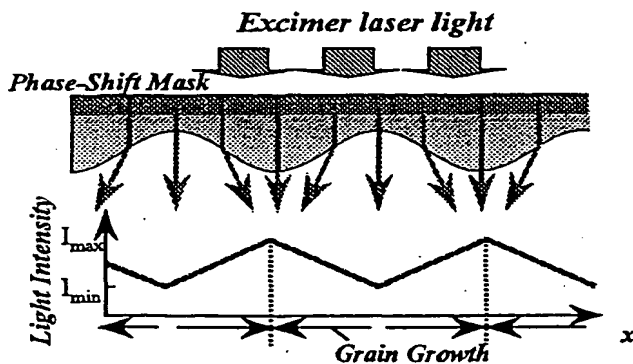


Fig.2 Schematic view of an advanced phase-shift mask and the ideal intensity distribution.

light-ray as a micro defocusing lens. The light intensity can thus vary with the fixed average intensity and the spacial periodicity, p , as shown in Fig.3. The intensity takes the peak value just under the position where the mask is thickest and takes the minimum value where the mask is thinnest. The intensity variation is small for the short spacing, d , but enlarged by elongating d as shown in Fig.3(a) and (b). And at the focusing point, it has a non-ideal spike-like-form with a low and flat intensity region as shown in Fig.3(c).

Figure 4 shows schematically geometrical features of two characteristic positions A_S and B_S , respectively, where the light intensity takes the minimum value (A_S) and the maximum value (B_S), respectively on the sample surface. There are also two characteristic positions A_M and B_M on the mask surface, corresponding to A_S and B_S , respectively. The distance between $A_M(B_M)$ and $A_S(B_S)$ is d , while the distance, l , between $A_M(B_M)$ and $B_S(A_S)$ is given by

$$l = \sqrt{(p/2)^2 + d^2}$$

Phase retardation, θ , of the light wave passing through A_M with respect to that through B_M is

$$\theta = 4\pi(n-1)M/\lambda$$

where n ($=1.49$) is a refractive index of quartz and λ ($=248\text{nm}$ for KrF excimer laser light) the wavelength of light in free space.

Let us consider only two light waves originating from A_M and B_M . For B_S , waves coming from A_M and B_M should be in phase, and for A_S they should be out of phase if we ignore the effects of

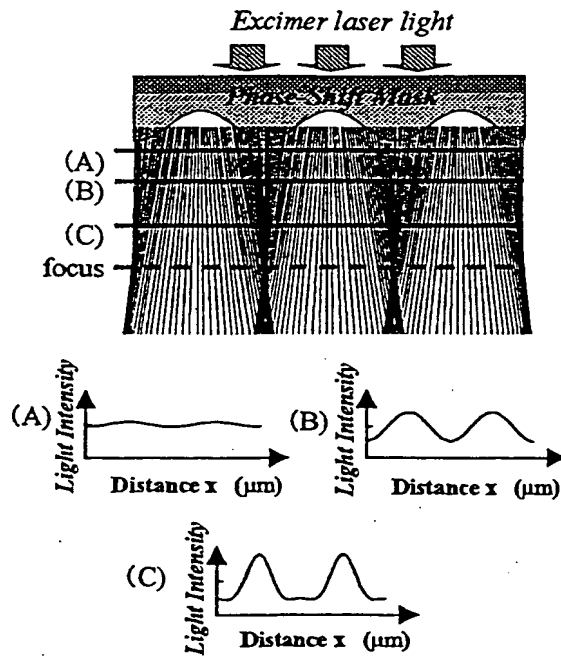


Fig.3 Schematic trace of light-rays after passing through the mask and light intensity distributions.

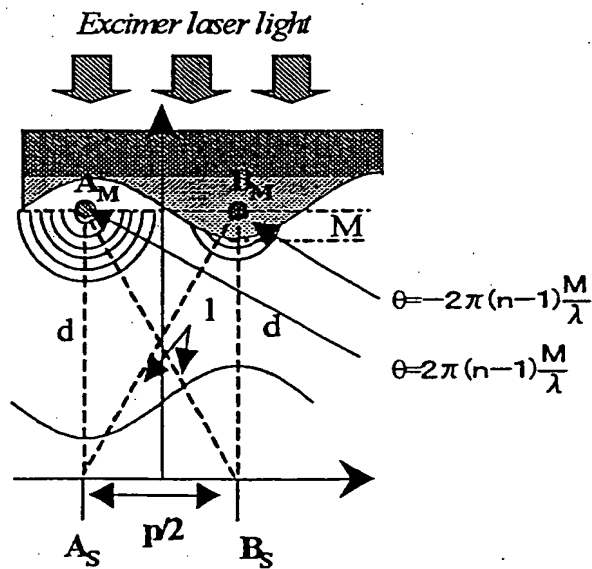


Fig.4 Schematic geometrical conditions.

light waves coming from the other part of the mask. From this first-order optimization we get

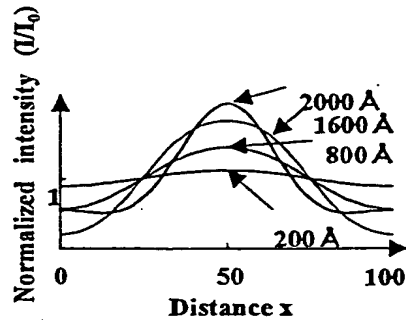
$$2\pi(1-d)/\lambda - \theta = 0 \quad \text{and} \quad 2\pi(1-d)/\lambda + \theta = \pi$$

This means

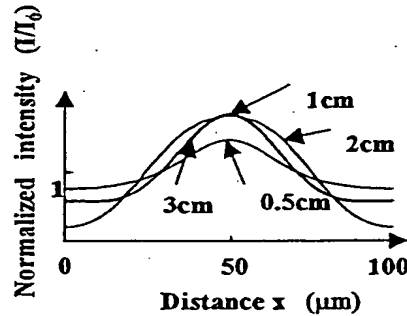
$$d = p^2/\lambda \quad \text{and} \quad M = \lambda/8(n-1)$$

The optimum d and $2M$ values for $p=100\mu\text{m}$ were about 2cm and 1600\AA , respectively.

Figures 4(a) and (b) show numerically-calculated exact light intensity distributions for several $2M$ values with $d=2\text{cm}$ and for several d values with $2M=1600\text{\AA}$, respectively. p is fixed at $100\mu\text{m}$. Although there is no sufficient experimental data on the optimum ratio, γ , between the maximum and minimum light intensities, we assume here $\gamma=1.5$. Then the optimum d and $2M$ values are 2cm and 400\AA . The d value is exactly equal to that obtained by the first-order analysis, but the $2M$ value was about one-fourth. Origin of this discrepancy is the effects of light waves coming from area out of A_M and B_M .



(a) Effects of mask amplitude ($d=2\text{cm}$)



(b) Effect of mask-sample spacing ($2M=1600\text{\AA}$)

Fig.5 Light intensity distributions.

4. Experimental results

The advanced phase-shift-mask was prepared as follows. Firstly, narrow strips with computer-designed variable pitches were prepared on Cr blanks by electron-beam lithography. One of examples is shown in Fig.6. Secondly, the mask with black-and-white Cr patterns was transferred to a photo-resist layer by a proximity photolithography method. The surface of the photo-resist layer after development changed smoothly as shown in Fig.7(a). Finally, the photo-resist patterns were transferred to the quartz substrate surface by a reactive ion etching method using a CF_4 and O_2 mixture. The phase-shift-mask surface changed smoothly and periodically as shown in Fig.7(b).

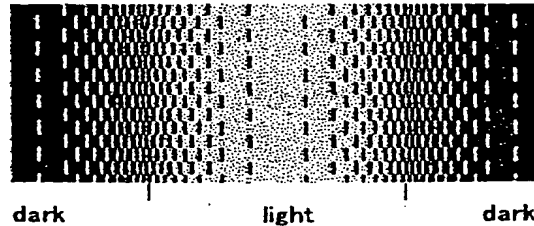


Fig.6 EB produced short and narrow strip arrays.

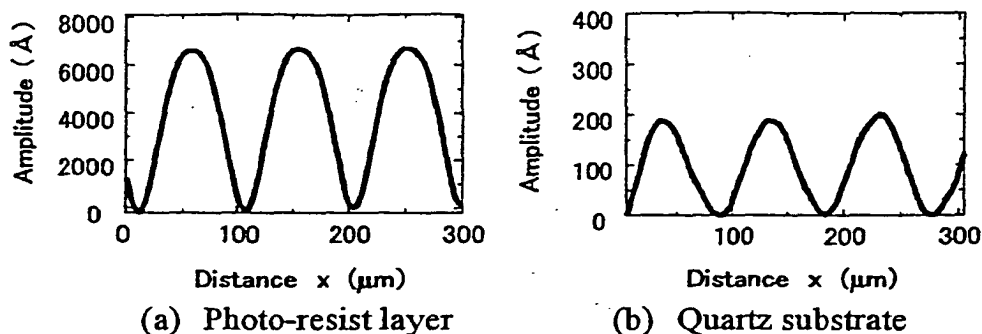


Fig.7 Surface morphology.

The amplitude, $2M$, formed on the quartz plate surface can be changed as will as shown Fig.8, by changing the O_2 flow rate. This is because the etching rate for the photo-resist layer depended strongly on the O_2 flow rate but not for the quartz plate. From the $1\mu\text{m}$ -thick photo-resist layer, 200\AA variation could be produced on the quartz plate with sufficient reproducibility.

Schematic view of the sample structure for ELA is shown in Fig.9. Samples were of a layered structure of SiO_2 capping layer (100nm-thick) / a-Si layer (200nm-thick) / SiO_2 overlayer (200nm-thick) / Porous SiO_2 underlayer (porosity=60%, $2\mu\text{m}$ -thick) on a Si wafer.

The porous SiO_2 layer was spin-coated at room temperature using a commercially available SOG source with I_2 , and cured at 500°C for 30min. The SiO_2 overlayer and the SiO_2 capping layer were deposited by a PECVD method at 350°C . The 200nm-thick Si layer was deposited by a low-pressure chemical vapor deposition method at 500°C from disilane. A single shot of KrF excimer laser light pulse irradiated the sample surface through the advanced phase-shift mask. Crystallinity of laterally grown grains was evaluated by an optical microscope, a transmission electron microscope (TEM) and a transmission electron diffraction (TED) method.

Figure 10 shows a microscopic photograph of the grown Si film. Values of p and M for the phase-shifters were $100\mu\text{m}$ and 100\AA , respectively. Large grains grew

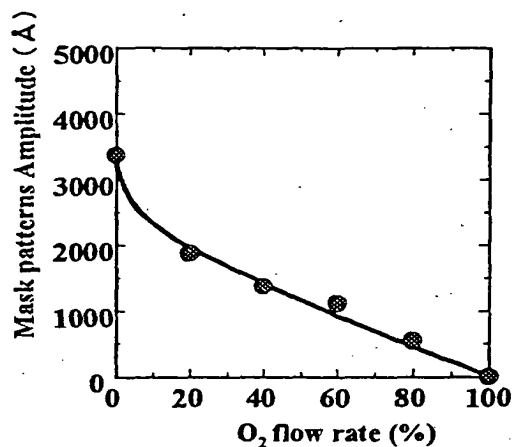


Fig.8 Mask pattern amplitude as a function of O_2 flow rate

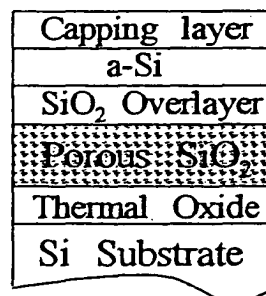


Fig.9 schematics of sample structure.

from the low intensity region to the high intensity region. Protrusion was formed by volume expansion of Si while changing from liquid to solid, and appeared at the boundary where grains growing from both sides collided with each other. The grains were $50\mu\text{m}$ in length and their packing density was nearly 100%.

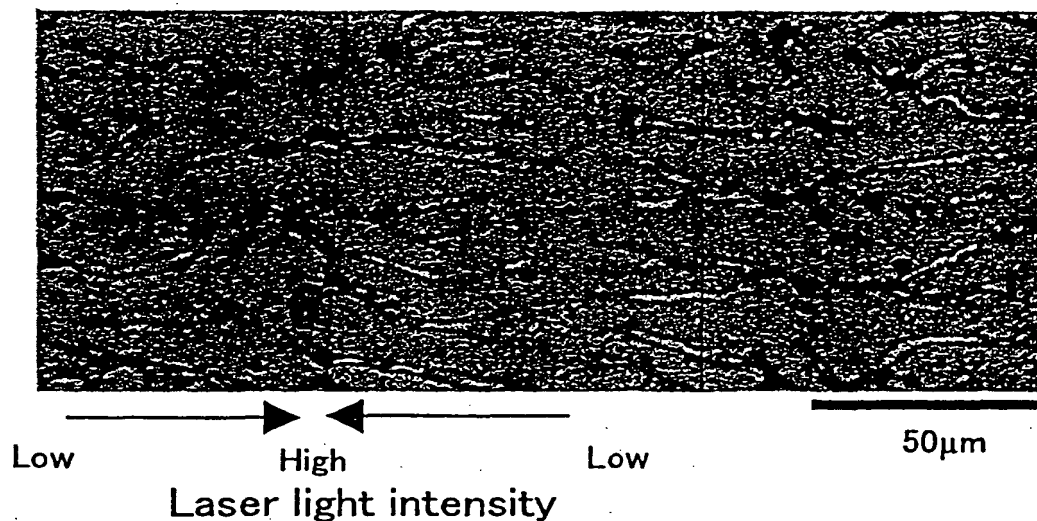


Fig.10 Optical microscope photo of grown Si film surface.

Figure 11 shows a TEM image of the crystallized Si film. The electron diffraction patterns reveals that grains were predominantly (110)-faced. Clear spots with nearly ideal positions and no non-ideal spots indicate that crystallinity was excellent at least within a beam spot of around $5\mu\text{m}$ in diameter.

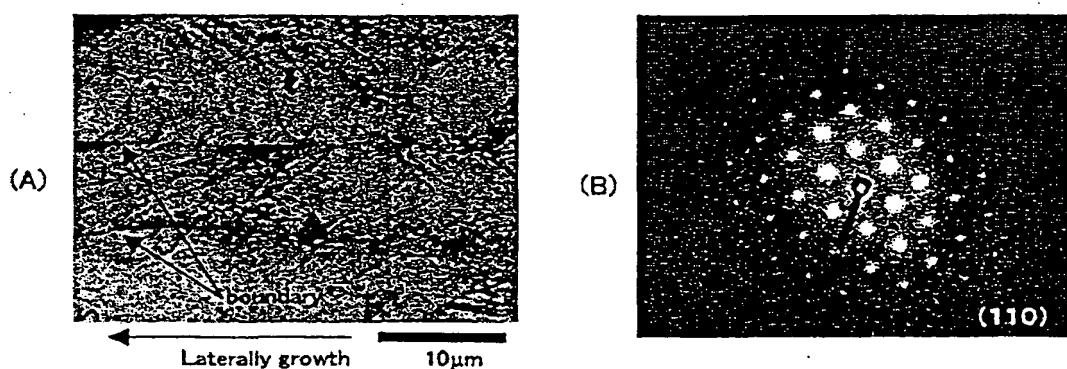


Fig.11 TEM image of crystallized Si film and its TED pattern.

Another phase shift mask (#2) with $25\mu\text{m}$ -pitch step-like phase-shifter patterns was inserted between the advance phase shift mask and the sample as schematically shown in Fig.12. The spacing between the new mask and sample was kept at $5\mu\text{m}$.

Figure 13 shows a microscopic photograph of the grown film. There was a small poly-Si region with spot-like patterns in the low light intensity region due to the non-optimum average light intensity. And short lines of the similar pattern appeared from there to the higher intensity region. This corresponds to the dipped light-intensity region enforced by the mask #2. Then large grains grow from the top of this region toward the higher intensity region formed by the mask#1 setting far from the sample.

Two-dimensional position-control of $40\mu\text{m}$ -long grains could be achieved with $25\mu\text{m}$ in pitch. The packing density of large grain was about 60%.

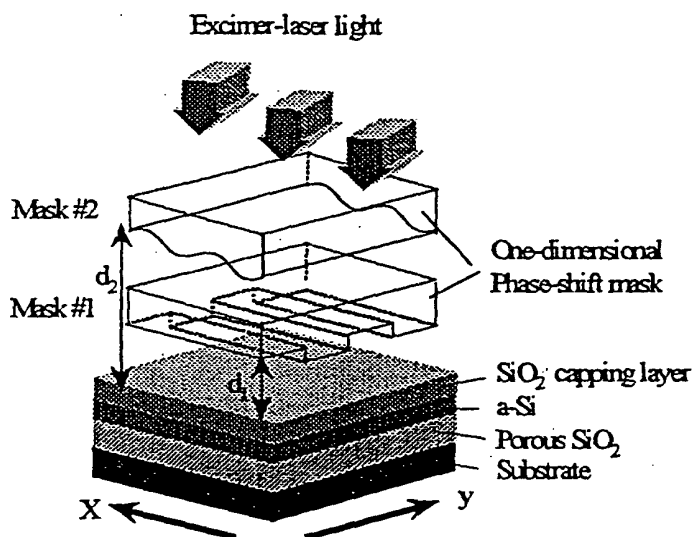


Fig.12 Schematics of two-dimensionally position-controlled and highly packed large grain growth.

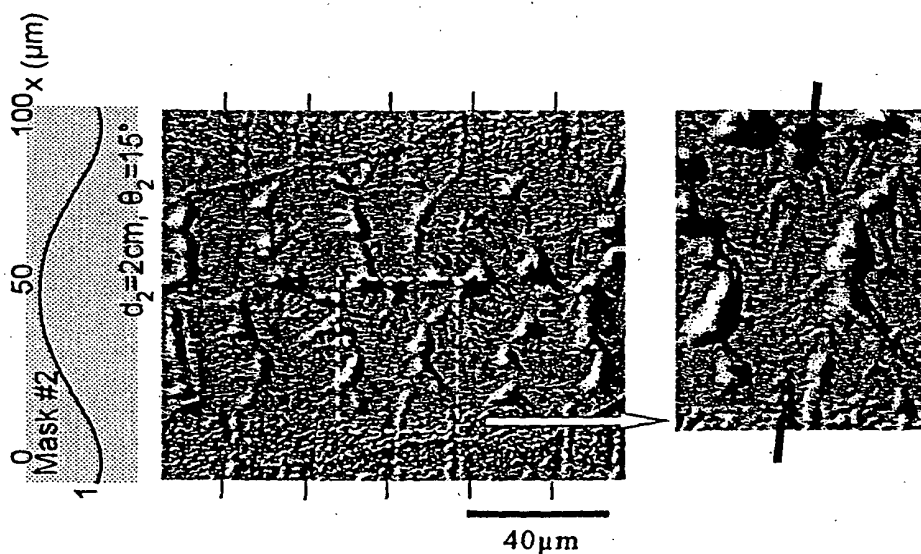


Fig.13 Surface microscope photo of 2D position-controlled large grains.

5. Conclusion

50 μ m-long grains were successfully grown by a single shot of the KrF excimer-laser light pulse with the nearly 100% packing density. It was confirmed laterally grown Si grains were predominantly (110)-faced with good crystallinity. By adding another short-pitch phase-shift-patterns of step-like form just on the sample surface, grains were grown at desired positions. The grain size was as large as 40 μ m with 25 μ m in pitch. These results indicate attractiveness and usefulness of the PMELA method not only for high-performance c-Si thin-film transistors, but also high-efficiency solar cells.

6. Reference

- [1]. T.sameshima, S.Usui, and M.Sekiya, *IEEE EDL*, 7, (1986) 276.
- [2]. K.Ishikawa, M.Ozawa, C.H. Oh, and M.Matsumura, *Jpn. J. Appl. Phys.*, 37, (1998) 731.
- [3]. C.H. Oh, M.Ozawa, and M.Matsumura, *Jpn. J. Appl. Phys.*, 37, (1998) L492.
- [4]. W-C. Yeh, Y. Sano, T. Hattori and M. Matsumura, To be published in 16th Euro Photovoltaic Solar Energy Conference Proceedings, (2000) 25.
- [5]. W-C. Yeh, Y. Sano, T. Hattori and M. Matsumura, *Jpn. J. Appl. Phys.*, 38, (1999) 1110.
- [6]. M.Nakata and M.Matsumura, To be presented at ECS Fall Meet (2000).
- [7]. C.H. Oh, and M.Nakata and M. Matsumura, To be published in Applied Surface Science.